



**关于上海安路信息科技股份有限公司
向特定对象发行股票申请文件的
审核问询函的回复**

保荐机构（主承销商）



（北京市朝阳区建国门外大街1号国贸大厦2座27层及28层）

二零二六年五月

上海证券交易所：

贵所《关于上海安路信息科技股份有限公司向特定对象发行股票申请文件的审核问询函》（上证科审（再融资）（2026）61号，以下简称“审核问询函”）已收悉。

根据贵所的要求，上海安路信息科技股份有限公司（以下简称“安路科技”“发行人”或“公司”）会同中国国际金融股份有限公司（以下简称“中金公司”“保荐机构”）、立信会计师事务所（特殊普通合伙）（以下简称“立信”或“申报会计师”）等中介机构对审核问询函中所提问题逐项核查，具体回复如下，请予审核。

如无特别说明，本回复使用的简称与《上海安路信息科技股份有限公司2026年度向特定对象发行A股股票募集说明书》（以下简称“募集说明书”）中的释义相同。

本回复中的字体代表以下含义：

审核问询函所列问题	黑体
对审核问询函所列问题的回复	宋体
对募集说明书的修订、补充	楷体（加粗）

在本回复中，若合计数与各分项数值相加之和在尾数上存在差异，均为四舍五入所致。

目录

1、关于募投项目	3
2、关于经营情况等	65

1、关于募投项目

根据申报材料：（1）公司本次拟融资不超过 126,237.88 万元，主要用于先进工艺平台超大规模 FPGA 芯片研发项目、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目；（2）根据公司公告，2024 年公司对前次募集资金进行内部结构调整，将部分工程建设费用及项目预备费调整为研发费用。2025 年 4 月，公司将募投项目结项并将结余资金 3,613.95 万元用于永久补流。

请发行人说明：（1）本次募投 FPGA 和 FPSoC 芯片产品与现有业务、前次募投项目在运用技术、应用领域、功能实现、客户群体等方面的区别和联系，结合行业发展趋势、市场需求和市场发展空间、公司经营规划等情况说明本次募投项目开展 FPGA 芯片和 FPSoC 芯片研发及产业化的主要考虑及必要性；

（2）先进工艺平台超大规模 FPGA 芯片研发项目的具体研发内容，当前研发进展及后续安排，并结合公司研发模式、人才及技术储备、IP 及设备采购、研发难点的攻克情况、客户验证情况（如有）等，说明本次募投项目实施是否存在重大不确定性；（3）平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目的具体研发内容、当前研发进展和后续安排、研发难点的攻克情况，是否涉及新产品、新技术，是否符合投向主业相关要求，并结合产业化进度安排、市场空间、现有市场竞争格局、下游市场需求、公司竞争优势、客户储备、在手或意向订单等情况，说明本次募投产品产能规划的合理性及产能消化措施；（4）前次募投项目变更前后非资本性支出的占比情况；（5）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据；（6）结合货币资金及交易性金融资产持有情况等，说明公司本次融资规模的合理性；（7）结合公司产品单价、毛利率等主要指标的测算依据，说明本次募投项目效益测算的谨慎性，报告期内持续亏损的背景下加大研发对公司未来业绩的主要影响。

请保荐机构进行核查并发表明确意见，请申报会计师对问题（4）至（7）进行核查并发表明确意见。

回复：

一、本次募投 FPGA 和 FPSoC 芯片产品与现有业务、前次募投项目在运用技术、应用领域、功能实现、客户群体等方面的区别和联系，结合行业发展趋势、市场需求和市场发展空间、公司经营规划等情况说明本次募投项目开展 FPGA 芯片和 FPSoC 芯片研发及产业化的主要考虑及必要性

（一）本次募投 FPGA 和 FPSoC 芯片产品与现有业务、前次募投项目在运用技术、应用领域、功能实现、客户群体等方面的区别和联系

1、先进工艺平台超大规模 FPGA 芯片研发项目

本次先进工艺平台超大规模 FPGA 芯片研发项目拟基于先进 FinFET CMOS 工艺平台开发超大规模 FPGA 芯片系列，完成 Single-Die 和 Multi-Die 的多款产品研发。芯片架构设计支持基于 Chiplet 的 2.5D Multi-Die 封装，支持扩展到 4KK 以上逻辑单元规模，满足下一代无线通信、数据中心、精密仪器、硬件仿真等领域对于超大规模 FPGA 的需求。本次先进工艺平台超大规模 FPGA 芯片研发项目与公司现有业务、前次募投项目在运用技术、应用领域、功能实现、客户群体等方面的对比情况具体如下：

对比维度		本次募投项目	IPO 募投项目	公司现有业务
基本情况		在先进 FinFET CMOS 工艺平台上开发超大规模 FPGA 芯片系列，完成 Single-Die 和 Multi-Die 的多款产品研发，芯片架构设计支持基于 Chiplet 的 2.5D Multi-Die 封装，支持扩展到 4KK 以上逻辑单元规模，满足市场对于超大规模 FPGA 的需求	新一代现场可编程阵列芯片研发及产业化项目（先进工艺 FPGA 芯片部分）：在公司 PHOENIX 产品结构和量产芯片的基础上，持续提高公司 FPGA 产品的逻辑单元数量、运算性能及数据传输能力，根据市场需求定义和开发多款 PHOENIX 系列新芯片，将推出 FinFET 工艺新产品，覆盖 1KK 以上逻辑单元规模	公司现有 FPGA 芯片产品线主要包括 PHOENIX 高性能产品系列、EAGLE 高效率产品系列、ELF 低功耗产品系列等，同时公司提供支持以上全系列芯片应用的全流程专用 EDA 软件 TangDynasty
运用技术	工艺技术	均采用先进 FinFET 工艺技术	采用先进 FinFET 工艺技术	采用平面 Planar 及先进 FinFET 工艺
	芯片架构技术	芯片架构将支持 Multi-Die 硬件资源扩展	芯片架构仅支持通过 Single-Die 提供硬件资源	
	内存适配	最高支持 DDR5，速率达到 3200Mbps 以上	最高支持 DDR3/4，DDR4 速率达到 2800Mbps	
	数据传输技术	SERDES 采用新一代 PAM4 架构，最高速率达到 56Gbps 以上	SERDES 采用传统 PAM2 架构，速率最高达到 25Gbps 以上	
	通信技术	支持 400Gbps MAC 以太网控制器	支持 100Gbps MAC 以太网控制器	
	封装技术	最高采用 2.5D 先进封装技术	采用传统的 Wirebonding 和 Flipchip 封装技术	
	软件技术	将研发支持 Multi-Die 硬件扩展的超大规模 FPGA 芯片专用 EDA 软件技术	采用基于 Single-Die 架构的 FPGA 芯片专用 EDA 软件技术	
应用领域		聚焦于下一代无线通信、人工智能、精密仪器、硬件仿真等领域	聚焦于传统的网络通信、工业应用、视频监控、医疗设备等领域	广泛覆盖网络通信、工业应用、视频监控、电力系统、医疗设备、数据中心服务器、新能源与汽车电子、消费电子等主流领域
功能实现		针对未来应用和新兴领域的功能需求研发新一代 PHOENIX 产品，将高速接口技术提升一代以上，运算和逻辑资源增加一倍以上，支持未来五年的接口转换和协议处理升级需求，承担数据核心处理任务，支	面向传统应用领域的国产替代需求实现了多款 PHOENIX 系列新芯片研发及产业化，主要实现接口转换和协议处理、数据辅助处理（预处理、压缩解压缩、实时转发等）、逻辑功能控制（伺服驱动、视频	公司产品凭借规格型号丰富、指标领先、质量可靠性高等优势，已广泛应用于各类下游场景，主要实现高速接口转换和通信协议处理、工业控制与视频处理、传感器融合与控制管理等

对比维度	本次募投项目	IPO 募投项目	公司现有业务
	持人工智能网络节点互联扩展	处理) 等功能	功能
客户群体	支持现有客户群体里的新产品规划需求，并在人工智能、精密仪器、硬件仿真等领域积极开拓新客户群体	主要面向传统网络通信、工业应用、视频处理、医疗设备等领域头部客户，满足客户的国产替代需求	公司现有客户群体广泛分布在网络通信、工业应用、视频处理、电力系统、医疗设备、数据中心服务器、新能源与汽车电子、消费电子等领域

综上，本次募投项目与公司现有主营业务、前次募投项目具有一定联系，本次先进工艺平台超大规模 FPGA 芯片研发项目系在公司现有 FinFET 工艺节点 FPGA 芯片产品基础上开展核心技术迭代升级，延续公司现有 FPGA 芯片技术路线与研发体系，依托公司成熟的 FPGA 芯片架构与电路设计、高性能 IP、先进封装与专用 EDA 软件等技术积累，与公司当前主营业务产品、前次募投项目产品在技术方向、研发路径、产品定位与应用领域等方面具有连续性，公司现有技术 and 市场构成本次募投项目实施的坚实基础。

本次募投项目与公司现有主营业务、前次募投项目具有显著区别，在运用技术和功能实现方面，本次募投项目的研发目标为突破超大规模 FPGA 芯片研发瓶颈，进一步提升 FPGA 单芯片逻辑规模，并从单芯片发展至多芯片系统，DDR 协议支持从 DDR4 升级到新一代 DDR5 协议，SERDES 技术将在架构上从传统 PAM2 架构升级到 PAM4 架构，接口速率大幅提升，支持协议类型更加丰富；同时，专用 EDA 软件将在支持超大规模和多芯粒 FPGA 芯片、性能与效率提升等方面攻克关键技术瓶颈，保障用户高效便捷实现应用目标。在主要应用领域和客户群体方面，本次募投项目将基于产品迭代和行业趋势新增覆盖更高复杂度与计算需求的高端市场，进一步满足下一代无线通信、数据中心、精密仪器、硬件仿真等领域对于超大规模 FPGA 的需求，实现应用领域的突破和客户群体的拓展。

2、平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目

本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目将依托公司现有芯片产业化基础，紧贴行业头部客户新需求，在平面 Planar CMOS 工艺平台上开展 FPGA 和 FPSoC 系列芯片的产品升级优化，重点研发支持新型总线协议和多通道高精度 ADC 的 FPGA 芯片、支持高配置 SERDES 的 FPGA 芯片、支持实时工业互联网协议和国密标准安全功能的 FPSoC 芯片，完成多款新产品在目标市场的产业化并积极拓展海外市场。本项目拟推出并优化多款产品，进一步丰富公司产品矩阵，通过为客户提供高性价比的 FPGA、FPSoC 芯片产品组合，降低导入成本，满足智算服务器、智驾汽车、智能电网、边缘计算等市场应用新需求。本次项目与公司现有业务、前次募投项目在运用技术、应用领域、功

能实现、客户群体等方面的对比情况具体如下：

对比维度	本次募投项目	IPO 募投项目	公司现有业务
基本情况	在平面 Planar CMOS 工艺平台上开展 FPGA 和 FPSoC 系列芯片的产品升级优化，完成多款新产品在目标市场的产业化并积极拓展海外市场，进一步丰富公司产品矩阵，满足市场应用新需求和国产供应链诉求	项目一 新一代现场可编程阵列芯片研发及产业化项目（平面工艺 FPGA 芯片部分）：在公司 PHOENIX 产品结构和量产芯片的基础上，持续提高公司 FPGA 产品的逻辑单元数量、运算性能及数据传输能力，根据市场需求定义和开发多款 PHOENIX 系列新芯片 项目二 现场可编程系统级芯片研发项目（FPSoC 芯片）：开展低功耗 FPSoC 和高性能 FPSoC 研发，前者以低功耗和高灵活度为设计目标；后者以高性能和高吞吐率为设计目标	FPGA 芯片包括 PHOENIX 系列、EAGLE 系列、ELF 系列等，FPSoC 芯片包括 SWIFT 系列、DRAGON 系列等；同时公司提供支持以上全系列芯片应用的全流程专用 EDA 软件 TangDynasty、FutureDynasty
运用技术	工艺技术	采用平面 Planar CMOS 工艺	采用平面 Planar CMOS 工艺
	架构技术	（1）采用 64 位 双核 CPU，处理器性能提升到 1GHz 以上 （2）DSP 单元增强 INT8 算力支持 AI 应用 （3）从架构到物理实现开展低功耗设计优化	（1）采用 64 位 双核 CPU，处理器性能 800GHz 以上 （2）DSP 单元采用 27x18-bit 传统架构
	接口技术	（1）支持 10MHz 时钟频率以上的新型 I3C 硬核外设管理总线 （2）高可配置的多协议高速 SerDes，支持从 1Gbps 到 16Gbps 任意速率配置和灵活多样的相位锁定能力 （3）支持实时工业互联网协议	（1）支持传统的 I2C 核外设管理总线 （2）SerDes 通道支持从 1.2Gbps 到 12.5Gbps 的速率
	感知技术	适应包括但不限于电压、温度等芯片环境感知的高动态范围多通道 14bit 分辨率 ADC	嵌入 12bit 逐次逼近寄存器型 ADC
	软件技术	支持高层次编译的新一代 FPSoC 软件	具有基本功能的第一代 FPSoC 软件
应用领域	聚焦于智算中心服务器、智驾汽车、智能电网、	聚焦于工业应用、网络通信、电力系	广泛覆盖网络通信、工业应用、视频

对比维度	本次募投项目	IPO 募投项目	公司现有业务
	智能工业等场景的新需求	统、新能源与汽车电子等领域	监控、电力系统、医疗设备、数据中心服务器、新能源与汽车电子、消费电子等领域
功能实现	针对当前应用领域的智能化趋势和现有产品升级需求，提升下一代车载及工业雷达产品的实时控制和数据处理能力，增加工业机器人的 AI 环境感知和快速反应能力，扩展服务器板级控制管理功能，增加工业互联网协议和数据接口协议的灵活支持，提供更低功耗器件选择，扩展 CPU 和 FPGA 的系统级协作能力	面向传统应用领域的国产替代需求实现了多款 FPGA&FPSoC 芯片研发及产业化，主要实现接口转换和协议处理、数据辅助处理（多通道信号采集、数据格式及缓存管理、实时转发等）、CPU 和 FPGA 协同控制（轨道监控、电网控制）等功能	公司产品凭借规格型号丰富、指标领先、质量可靠性高等优势，已广泛应用于各类下游场景，主要实现高速接口转换和通信协议处理、工业控制与视频处理、传感器融合与控制管理等功能
客户群体	支持现有客户群体里的下一代产品规划需求，并在智算中心服务器、智驾汽车、智能电网、智能工业等领域积极开拓新兴客户	主要面向传统工业应用、网络通信、电力系统、新能源与汽车电子等领域头部客户，满足客户的国产替代需求	公司的客户群体广泛分布在网络通信、工业应用、视频监控、电力系统、医疗设备、数据中心服务器、新能源与汽车电子、消费电子等领域

综上，本次募投项目与公司现有主营业务、前次募投项目具有一定联系，本次平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目是针对公司平面工艺节点 FPGA、FPSoC 芯片产品矩阵的丰富和应用领域的拓展，依托公司现有成熟的平面工艺技术平台进行功能迭代与性能优化，与公司现有产品共享相同的底层技术平台、核心设计方法论，在基础技术、产品形态等方面具有延续性。本次募投项目产品与现有产品在网络通信、工业应用、数据中心、汽车电子等领域具有重合的应用场景和客户群体，本次募投项目将基于公司现有的市场基础进行进一步业务拓展。

本次募投项目与公司现有主营业务、前次募投项目具有显著区别，本次募投项目将在平面 Planar CMOS 工艺平台上对现有 FPGA 和 FPSoC 系列芯片产品进行升级优化，在现有产品的技术成果基础上对逻辑规模、硬核 IP 功能、高性能接口协议、国密标准安全功能、性能功耗、国产工艺平台应用等方面升级，全面提升现有平面工艺芯片产品的规格指标，进一步丰富公司产品的应用领域和客户群体覆盖范围，提升公司的市场占有率和市场影响力。

（二）结合行业发展趋势、市场需求和市场发展空间、公司经营规划等情况说明本次募投项目开展 FPGA 芯片和 FPSoC 芯片研发及产业化的主要考虑及必要性

1、本次募投项目是顺应行业发展趋势、满足日益变化的市场需求的必然要求

（1）下游行业对超大规模与超高性能 FPGA 需求持续提升、场景持续拓展

在先进工艺 FPGA 芯片方面，FPGA 芯片逻辑阵列容量越大，其可搭配的 DSP 运算能力、RAM 存储能力以及接口速率就越高，能实现的应用功能就越强大、越复杂，通过先进制造工艺和 Chiplet 集成实现超大逻辑阵列规模的 FPGA 芯片能够满足当前高端细分领域的市场需求。

近年来，人工智能、新一代通信等技术迅猛发展，海量数据的处理需求日益旺盛，为了满足应用端对算力和带宽不断增长的诉求，FPGA 芯片作为高端数据处理和传输芯片正加快向更高密度、更高通信带宽的方向发展。受限于工艺良率和性能瓶颈，单个裸芯片的 FPGA 芯片逻辑阵列容量极限为 2KK 级别，已无法满足应用端对高密度的追求，采用 Chiplet 封装形式可将多个裸芯片封装成一颗芯片以提供更高逻辑容量或更丰富高速接口的 FPGA 产品，从良率、性能、可靠性、成本等角度提高 FPGA 芯片的综合效益，先进封装已成为行业技术路线迭代的重要趋势。早在 2011 年，国际 FPGA

龙头企业 Xilinx 创新性发布了半导体行业首颗基于台积电 2.5D Chiplet 封装技术的 FPGA 产品，用 4 个 28nm 工艺裸芯片合封达到 2KK 逻辑单元规模，标志着境外厂商 FPGA 芯片进入 Chiplet 超大规模时代；2023 年，AMD（Xilinx）发布了专门针对硬件仿真市场的全球最大 18KK 逻辑容量 FPGA，大规模 FPGA 芯片得到了更广泛的应用。

在存储加速、人工智能边缘计算、医疗影像智能分析等高端应用场景，由于数据处理需求较为复杂，通常数据量巨大或者需要同时做到极低的时延和较高的算力，同时端侧设备、医疗设备等产品的生命周期通常长达 10 年以上甚至能到 20 年，超大规模 FPGA 可以满足高端领域复杂数据处理需求，随着 AI 落地应用与智能化产业的推进，超大规模 FPGA 芯片具有较大的市场空间和增长潜力。在无线通信领域，FPGA 芯片凭借其灵活的可重构特性与强大的硬件并行处理能力，能够高效适配不断迭代的通信协议标准、处理日益复杂的基带信号，并满足海量并发数据的低时延传输需求，在 3G、4G、5G 乃至未来 6G 的演进过程中发挥了重要功能；在数据中心领域，数据存储从本地到云端，智能网卡从 SmartNIC 到 AINIC，FPGA 芯片能够在各个节点分担和加速 CPU、GPU、Switch/Link 的大量数据处理任务；在精密仪器领域，随着人工智能技术的快速发展，医疗设备、半导体设备、测试示波器、信号分析仪等均规划采用超大规模 FPGA 芯片，各项性能指标要求日益提高；在硬件仿真领域，高性能计算 GPU 芯片、手机 SoC 芯片、AI 电脑用 CPU 芯片、数据中心用 CPU 芯片等各种复杂芯片研发，均依赖于高端大规模 FPGA 芯片搭建的大型硬件仿真器进行功能、系统的原型验证和硬件功能仿真。

随着下游应用场景的拓展和下游行业对 FPGA 芯片信息处理能力的要求不断提高，FPGA 行业呈现出高端产品向先进制程持续突破的发展趋势。目前主要国产 FPGA 产品在超大规模 FPGA 芯片市场大规模应用方面仍处于空白状态，高度依赖国外企业，实现超大规模 FPGA 芯片的自主研发具有重要的战略意义。为满足超大规模硬件仿真、数据中心 AI 加速、下一代通信技术基带处理等场景对超大逻辑容量、超高算力与高速接口的需求，公司本次先进工艺平台超大规模 FPGA 芯片研发项目具有较强的紧迫性和必要性。

（2）平面工艺 FPGA 及 FPSoC 芯片向功能多元化方向发展

在平面工艺 FPGA 及 FPSoC 芯片方面，随着近年来下游通信技术、数据传输协议、存储类型等不断演进，信息互联和数据交互需求快速提升，下游主要客户群体对于平

面工艺 FPGA 芯片产品的功能需求日益提升。

在数据中心及服务器领域，随着数据处理量级爆炸式增长，FPGA 芯片在不同接口、协议、设备之间的数据转换、传输和通信的要求显著提升，芯片产品需更新迭代以配合减小信号损耗和噪声干扰，从而提高信号质量。在智能计算领域，随着边缘计算场景持续发展，生成式 AI 向边缘侧加速部署，下游市场对 FPGA 芯片低功耗、毫秒级响应与多源异构数据处理能力的诉求持续增强。在汽车电子领域，随着智能汽车配备自动驾驶多模态融合感知、立体感智能显示屏、智慧大灯、增强现实抬头显示系统等新功能，FPGA 芯片接口转换、图形处理、IO 速率和数量、MIPI 硬核等方面亦需同步升级以支持新功能的稳定运转。在新能源领域，智能电网场景下 FPGA 芯片全产业链国产化诉求强烈，同时对实时数据处理及分析的能力要求亦进一步提升，因此，根据市场动态和客户需求推出高性价比产品变得尤为重要。

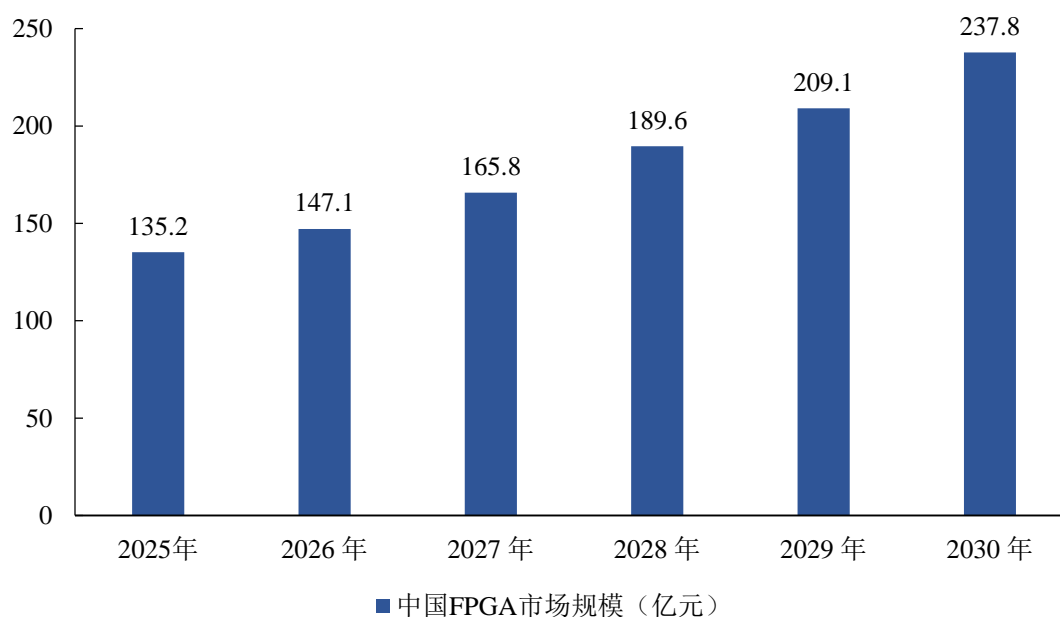
近年来，全球 FPGA 龙头厂商纷纷针对各下游市场应用场景进行细分，推出了对应不同领域的高中低端产品，不断丰富在传统平面工艺平台的产品布局。例如 AMD (Xilinx) 公司将 2010 年设计的部分 28nm 工艺 FPGA 芯片产品，在不增加逻辑容量的情况下，针对当前市场新需求进行了功能升级，在保持产品性价比的同时进一步提升产品性能；Lattice 公司在 65nm、28nm、16nm 等较为成熟的工艺节点新推出了多个产品系列，支持 MIPI、SerDes、DDR、USB3 等丰富接口，顺应中低端应用领域的新兴需求。

随着下游市场对芯片迭代和功能拓展的需求逐步提升，平面工艺 FPGA 及 FPSoC 产品在成熟工艺平台上持续完善产品矩阵已成为当前 FPGA 行业下游应用市场主要发展趋势之一，本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目将在原有产品的基础上进一步提升产品性能、丰富产品功能，是顺应行业发展趋势、满足下游客户需求的合理发展规划。

2、本次募投项目具备广阔的市场空间

公司本次募投项目产品将主要应用于网络通信、数据中心与人工智能、智能汽车等领域，并覆盖其他 FPGA 下游主流应用场景，具有较为广泛的市场空间。随着全球经济逐步复苏、终端市场库存水平回归合理区间、新一代通信技术商用落地、人工智能与自动驾驶等新兴领域需求持续释放，全球 FPGA 市场已重回增长通道，根据

Gartner 数据，2025 年全球 FPGA 市场已实现同比正增长，行业发展前景广阔。

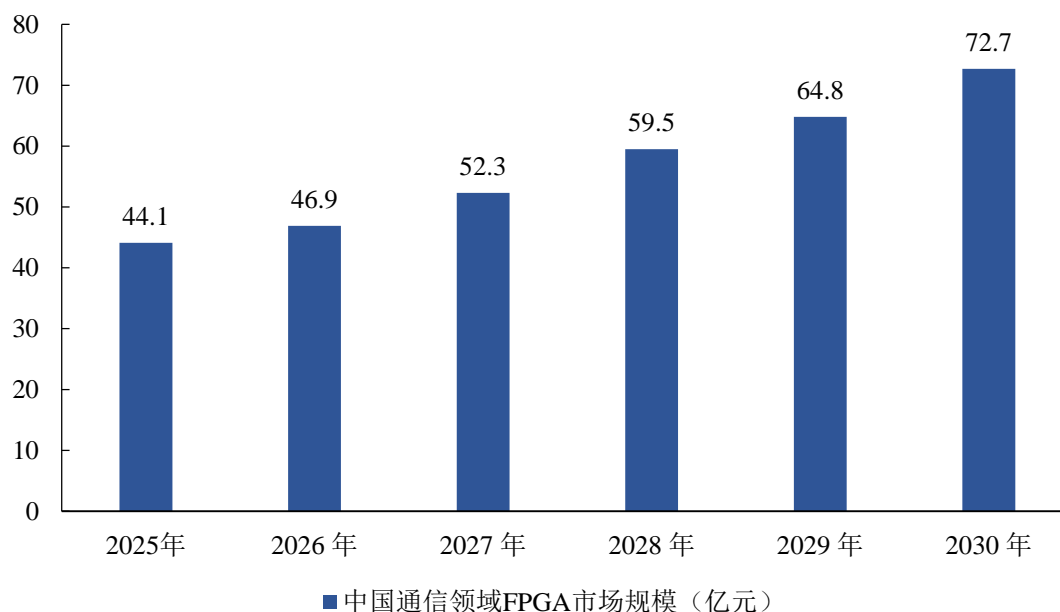


资料来源：智研咨询

分应用领域来看，公司本次募投项目拟重点拓展的领域主要覆盖网络通信、数据中心与人工智能、智能汽车等应用领域，该等领域的市场空间如下：

（1）网络通信

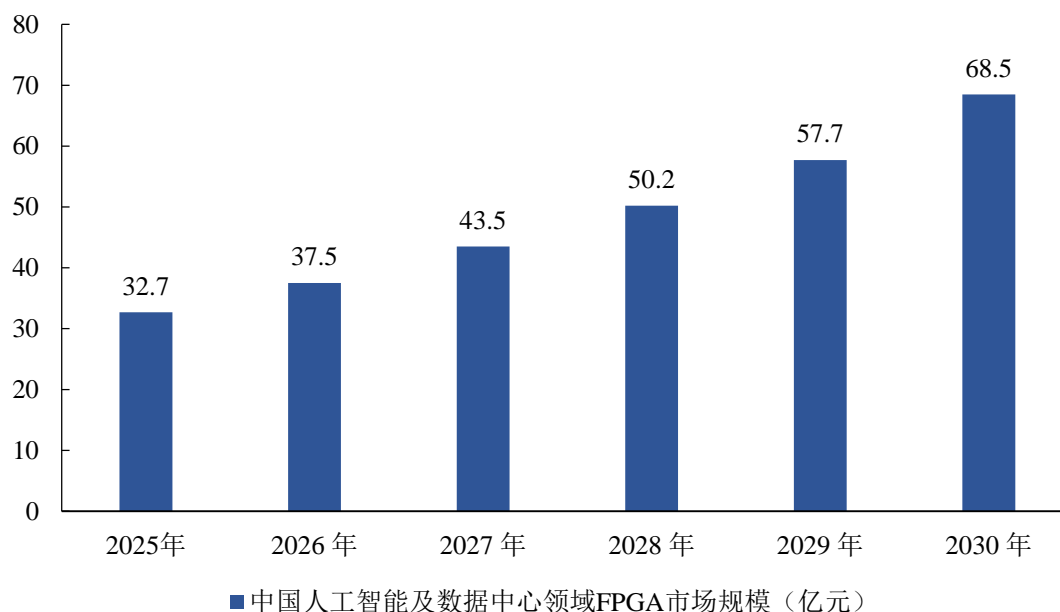
在网络通信领域，FPGA 芯片目前已大规模应用于 5G 通信、高速网络传输、企业级网络等设备中，凭借硬件可编程、低时延并行处理与灵活适配能力，广泛实现接口扩展、逻辑控制、数据处理、信号加速、协议解析等核心功能，能够有效满足高速的通信协议处理需求、适应通信协议持续迭代的特点。因此 FPGA 芯片在新一代无线通信设备中的应用具备显著优势。当前，随着国内 5G-A/6G 建设推进，通信行业逐步向全光接入规模化、算力网络下沉及设备小型化、集约化方向发展，网络设备接口类型日趋丰富、部署场景更加多元、协议兼容需求持续提升，将推动各类 FPGA 产品市场需求持续扩容。根据智研咨询数据，2025 年中国网络通信领域的 FPGA 市场规模预计将达到 44.1 亿元，预计将于 2030 年进一步增至 72.7 亿元，2025 年至 2030 年复合增长率达 10.51%。



资料来源：智研咨询

(2) 数据中心与人工智能

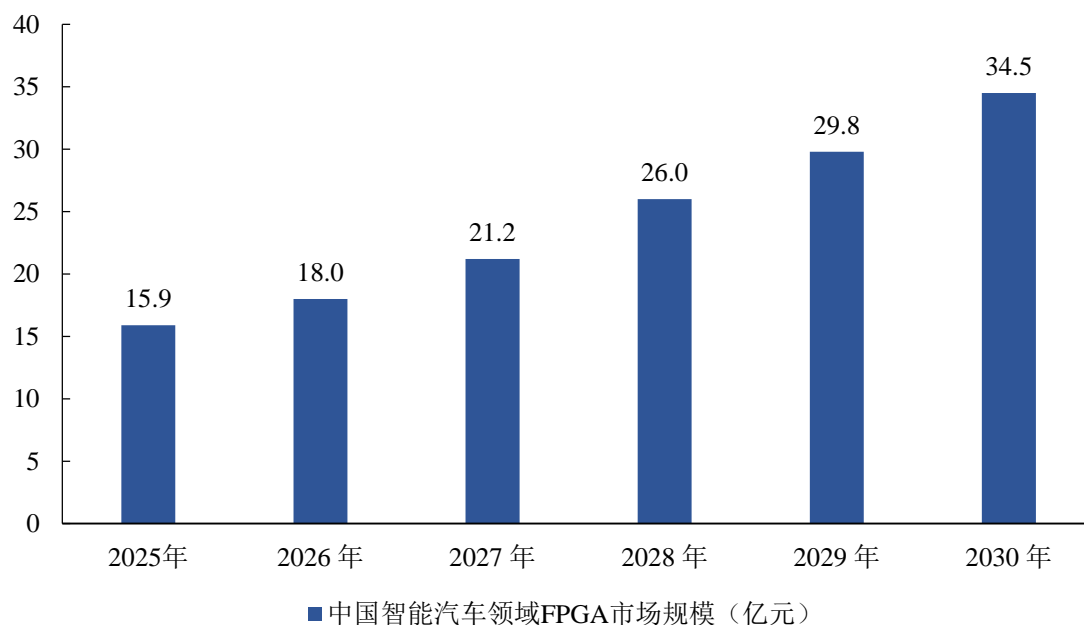
在数据中心与人工智能领域，FPGA 芯片主要应用于数据中心服务器、数据中心互联扩展、边缘计算等多个场景。在服务器场景，FPGA 一方面可以作为服务器的核心协处理与加速单元，深度嵌入大模型推理、计算加速、数据预处理与后处理等关键环节，另一方面可以承担服务器系统控制、接口协议桥接、参数缓存与安全加解密等辅助功能，以低成本、低功耗特性构建完整的算力支撑体系，具有丰富的可实现功能。在互联扩展场景，高性能 FPGA 作为智能网卡、DPU 与高速交换设备的核心，承担着超带宽场景下的网络协议处理、线速数据转发、存储加速与安全加解密任务等功能，可适配数据中心内部及跨地域互联的复杂网络需求。在边缘计算领域，FPGA 芯片内在并行处理单元能够达到百万级，其可编程性可实现灵活搭建数据处理流水线，能够有效降低数据访问延迟、提升运算实时性、实现并行运算，满足人工智能大模型爆发式增长带来的大量低时延推理需求。根据智研咨询数据，2025 年中国人工智能及数据中心领域的 FPGA 市场规模将达 32.7 亿元，预计将于 2030 年进一步增长至 68.5 亿元，2025 年至 2030 年复合增长率高达 15.94%。



资料来源：智研咨询

(3) 智能汽车

在智能汽车领域，FPGA 芯片凭借其独特的优势，在汽车电子市场中的应用不断扩展，覆盖 ADAS 高级驾驶辅助系统、激光雷达、智能座舱、多域信号互联与桥接、视频处理，以及车身域的电机实时控制、电池管理系统及车规级芯片的原型验证等领域。在 ADAS 场景，面对多路高清摄像头、毫米波雷达、激光雷达、超声波雷达等多类型传感器接入，FPGA 芯片能够并行完成数据采集、同步对齐、预处理与特征提取，有效降低主芯片算力负荷，实现更精准的环境感知与驾驶员状态监测。在智能座舱与车载多媒体领域，FPGA 可高效承担 SoC 与各类显示终端之间的信号桥接、图像分割、分辨率转换、升降帧处理、画面缩放旋转、色彩校正与多屏同步控制等任务，有效缓解主芯片压力，提升画面流畅度与交互响应速度，发挥着丰富的芯片功能。根据智研咨询数据，2025 年中国智能汽车领域的 FPGA 市场规模达 15.9 亿元，预计将于 2030 年进一步增长至 34.5 亿元，2025 年至 2030 年复合增长率高达 16.76%。



资料来源：智研咨询

3、本次募投项目是落实公司发展战略的必然要求

公司自成立以来专注于 FPGA、FPSoC 芯片和专用 EDA 软件的自主研发和产业化，提供从硬件到软件的全流程产品及服务，致力于实现关键领域国产替代，服务国家战略，满足国内市场对于高性能 FPGA、FPSoC 芯片自主可控需求。公司前次募集资金投资项目重点投向了 FPGA 芯片领域的国产替代领域，有效地提高了公司 FPGA 产品的逻辑单元数量、运算性能及数据传输能力，显著提升了公司的技术水平和研发实力。根据国家统计局发布的《战略性新兴产业分类（2018 年）》，公司本次募投项目属于“1 新一代信息技术产业”之“1.3 新兴软件和新型信息技术服务”之“1.3.4 新型信息技术服务（6520 集成电路设计）”之范畴；根据国家发展改革委《战略性新兴产业重点产品和服务指导目录（2016 版）》，公司本次募投项目属于“1 新一代信息技术产业”之“1.3 电子核心产业”之“1.3.1 集成电路”之“集成电路芯片设计及服务”范畴，本次募投项目符合公司致力于实现 FPGA 芯片关键领域国产替代、服务国家战略的发展目标。

本次募投项目将在前次募投项目基础上，在 FPGA 芯片设计、制造、测试等多个环节进行进一步的技术升级和科技创新，有助于公司在超大规模 FPGA 架构设计、新一代高速接口和通信协议 IP 研发、先进封装与测试技术研发、全流程 EDA 软件研发等领域实现规格创新和技术突破，有效提升公司在先进、前沿及新兴领域的知识产权

和技术积累，持续培养高水平创新人才，为公司在未来市场竞争中保持领先地位奠定坚实的基础，并带动公司现有产品的销售增长；同时，将进一步丰富公司产品品类，拓展产品功能，以覆盖更加广阔的下游市场，提升公司的持续经营能力。此外，本次募投项目实施过程中公司需要与供应商、合作伙伴、科研机构等多方进行紧密合作，共同推动国内 FPGA 技术的进步、应用的发展和产品的革新，加速产业生态构建，为集成电路产业发展注入源源不断的动力，是公司落实自身经营规划、实现关键领域国产替代的必然要求。

二、先进工艺平台超大规模 FPGA 芯片研发项目的具体研发内容，当前研发进展及后续安排，并结合公司研发模式、人才及技术储备、IP 及设备采购、研发难点的攻克情况、客户验证情况（如有）等，说明本次募投项目实施是否存在重大不确定性

（一）先进工艺平台超大规模 FPGA 芯片研发项目的具体研发内容

本次先进工艺平台超大规模 FPGA 芯片研发项目拟基于先进 FinFET CMOS 工艺平台开发超大规模 FPGA 芯片系列，完成 Single-Die 和 Multi-Die 的多款产品研发。芯片架构设计支持基于 Chiplet 的 2.5D Multi-Die 封装，支持扩展到 4KK 以上逻辑单元规模，满足下一代无线通信、数据中心、精密仪器、硬件仿真等领域对于超大规模 FPGA 的需求。本项目的技术研发重点包括超大规模 FPGA 架构和物理实现技术、新一代高速接口和通信协议 IP、先进封装和测试技术、支持超大规模 FPGA 芯片的全流程 EDA 软件技术，具体拟研发技术领域及研发目标如下所示：

序号	拟研发技术领域	研发目标
1	超大规模 FPGA 架构和物理实现技术研发	已申请豁免披露
2	新一代高速接口和通信协议 IP 研发	已申请豁免披露
3	先进封装与测试技术研发	已申请豁免披露
4	支持超大规模 FPGA 的全流程 EDA 软件研发	已申请豁免披露

（二）当前研发进展及后续安排

公司本次先进工艺平台超大规模 FPGA 芯片研发项目拟于 2026 年 6 月启动，当前正在开展启动前的技术预研工作。截至本回复出具日，公司本次先进工艺平台项目已经完成了产品规格需求调研、技术可行性分析论证、供应链风险评估、设计流程与验证环境搭建等工作，已进入立项规划阶段，目前正在开展新一代高速接口和通信协议

IP、支持超大规模 FPGA 芯片的全流程 EDA 软件等技术预研工作。在后续安排方面，公司将按计划推进和完成后续的计划阶段、开发阶段、验证阶段，实现关键技术突破。各阶段的具体工作安排如下：

序号	时间	研发阶段	阶段内容
1	2026 年	立项规划阶段	围绕先进工艺超大规模 FPGA 芯片开展行业市场调研、主流竞品架构与性能对标分析，梳理网络通信、测试设备、医疗设备、数据中心、人工智能、硬件仿真等下游应用市场需求；明确超大规模 FPGA 芯片产品规格、先进工艺选型要求、EDA 工具性能与运行效率、软硬件兼容性等核心指标；制定芯片整体开发实现方案、重点行业客户开发策略及技术服务保障方案，对项目投资测算与投入产出效益进行初步分析。
2	2026 年	可行性分析阶段	将下游行业及重点客户应用需求转化为超大规模 FPGA 芯片具体技术需求；开展先进工艺节点选型，评估先进封装、多芯片架构、高性能接口 IP 等关键技术落地可行性；开展核心 IP 选型适配，评估整体开发周期、研发资源配置及芯片成本；分析项目技术风险与未来产业化风险，并制定针对性规避方案。
3	2026 年	计划阶段	最终确定先进工艺超大规模 FPGA 芯片完整需求规格、系统架构、核心技术参数及各功能模块详细设计方案；明确项目研发团队及人力资源配置，细化项目商业目标、研发实施计划与时间节点；划定各职能环节研发过程质量管控标准，设定各项目里程碑的设计、流片、验证等交付物质量验收目标。
4	2026 年至 2028 年	开发阶段	依据确定的产品需求与研发计划，系统开展先进工艺超大规模 FPGA 芯片总体架构设计、逻辑电路设计、物理版图设计，完成芯片前端至后端全流程集成电路研发设计；同步开展先进封装架构研发、多芯片系统互连架构设计及高性能接口 IP 定制化开发；完成适配应用场景的全流程 EDA 工具链研发；制定芯片测试方案、搭建测试软硬件环境、完成测试用例开发；各研发团队按专业分工推进精细化芯片设计、多轮仿真迭代与设计优化，严格管控各研发里程碑节点进度与设计质量；在完成前端后端设计收敛、设计规则检查与时序收敛验证后，完成版图数据整理、工艺适配确认及流片资料准备，按期推进项目掩膜版制作与工程流片相关工作。
5	2028 年	验证阶段	开展全场景功能仿真与验证，覆盖芯片各功能模块及复杂应用场景，确保功能逻辑精准无误；开展性能测试，重点验证芯片运算速度、带宽、功耗等核心指标，同时完成高低温、湿热、振动等极端环境测试及长期稳定性可靠性测试，保障芯片在各类应用场景下稳定运行。同步完成适配超大规模 FPGA 的 EDA 软件工具调试与兼容性验证，确保工具与芯片完美适配、高效运行；此外，针对性开展面向重点应用场景的应用 IP 及解决方案开发与验证，为后续产品应用落地奠定坚实基础。

(三) 结合公司研发模式、人才及技术储备、IP 及设备采购、研发难点的攻克情况、客户验证情况(如有)等, 说明本次募投项目实施是否存在重大不确定性

1、公司已构建完善的研发机制与经验丰富的人才团队

研发模式方面, 公司当前已制定了《集成产品开发(IPD)流程》等一系列研发制度, 建立了完善的研发管理体系, 确保各产品系列在研发的各个阶段均得到有效的质量保障、风险管控和成本管理。公司当前的研发制度涵盖产品立项规划阶段, 产品可行性分析阶段, 产品计划、开发及验证阶段, 以及产品生命周期管理阶段等全流程, 公司将基于当前成熟、完善的研发机制开展本次募投项目的产品开发, 本次募投项目的实施不存在重大不确定性。

人才资源是芯片设计企业最重要的发展基础之一, 公司高度重视人才培养和储备, 秉持系统性、前瞻性的人才发展战略, 以构建多层次、高素质人才队伍为核心目标, 通过引才、育才、励才、留才的全链条机制优化, 持续强化组织能力与创新动能。公司已在 FPGA 与 FPSoC 硬件设计、专用 EDA 软件设计、应用开发、工程测试等方面建立了经验丰富的人才队伍, 核心技术人员和管理团队长期稳定、高度互补, 是公司本次募投项目实施的坚实基础。截至 2025 年末, 公司技术人员占比达 81.98%, 其中硕士及以上学历占比超过 65%。公司主要技术人员平均拥有十年以上的工作经验, 公司核心科研人才多次获得国务院特殊津贴、上海市领军人才、上海市青年拔尖人才等荣誉, 为本项目的实施提供了可靠的研发团队支撑与保障。

2、公司在先进工艺大规模 FPGA 芯片研发方面具备扎实的技术储备

公司是国内首批具有先进制程 FPGA 芯片设计能力的企业之一, 经过十多年高强度研发投入, 公司积累了完善的技术体系和深厚的技术储备, 自主开发了硬件系统架构、电路和版图, 与硬件结构匹配的完整全流程 EDA 软件工具链, 符合国际业界标准的芯片测试流程, 以及高效的应用 IP 和参考设计。截至 2025 年末, 公司累计获得知识产权授权 334 项, 其中获授权专利 138 项。

在 FinFET 先进工艺芯片设计领域, 公司目前已完成基于 FinFET 工艺的 FPGA 芯片及专用 EDA 软件研发和产业化, 在大规模 FPGA 架构设计、高性能 IP (DDR、SERDES、PCIe 等)、全流程 FPGA 专用 EDA 软件等领域具有丰富的技术和产业化经验。目前, 公司已在该领域研发了支持大规模高性能 FPGA 芯片的硬件架构、兼具灵

活性与准确性的时钟网络、提升集成硬核 IP 性能的高效布局布线、高性能锁相环、高精度 ADC、高可靠数据处理与加密、大规模 FPGA 芯片 SI 及 PI 分析、适用于 FPGA 芯片的 DFT 及 BIST 测试方案设计等关键技术，实现国内首批基于 FinFET 工艺的大规模高性能 FPGA 芯片自主研发及量产。公司现有的技术储备将为本次募投项目的产品研发提供坚实的研发基础，具体如下：

序号	项目研发难点及其内容	当前的技术储备	当前攻克情况
1	超大规模 FPGA 芯片设计需要能支持同构和异构芯粒扩展的新型架构，包括芯粒扩展系统设计、单芯片架构设计、Configuration 配置系统、底层物理实现技术。	公司已经成功研发基于 FinFET 工艺的高性能 FPGA 单芯片，积累了支持大规模高性能 FPGA 芯片的硬件架构、兼具灵活性与准确性的时钟网络设计、高性能锁相环、大规模 FPGA 芯片 SI 及 PI 分析等关键技术，将有力支撑超大规模 FPGA 芯片设计。	已申请豁免披露
2	研发面向 FPGA 高灵活及高带宽应用的新一代高速 DDR5 接口 IP、支持多协议的 56Gbps 以上速率 SERDES 接口 IP、400Gbps 以太网 MAC IP、300Gbps Interlaken 互联协议 IP，并作为硬核在验证芯片中实现这些 IP，达到流片验证成功的成熟度加入到硬核 IP 库中，用于未来产品的快速集成。	公司已经实现支持多协议的高速 SERDES、高带宽低功耗 DDR IP 自主研发，具备成熟的 IP 架构设计、电路优化与流片验证能力，在此基础上进一步提升 IP 速率与带宽、支持协议类型、兼容性与稳定性具有充分技术基础。	已申请豁免披露
3	先进封装与测试技术研发：1) 先进封装设计主要面临异质集成热膨胀失配与封装可靠性、高密度高速互连信号完整性、多裸片时序及热均衡协同设计、工艺良率爬坡、高热流散热等技术难点；2) 异构装配的测试挑战包括高速高带宽数据传输测试、高功耗和热逸散管理、晶圆级测试前置、全流程良率分析和生命管理、生命周期数据管理。	公司已经实现多种封装类型的 FPGA 芯片自主研发与产业化，能够满足汽车电子、网络通信、电力能源、工业控制等领域高良率与稳定性需求，具备丰富的封装结构设计、可靠性管控、量产良率提升工程经验，在此基础上开展先进封装设计与测试研究具有充分的技术与工程基础。	已申请豁免披露
4	配套 EDA 软件实现多芯粒支持、超大规模器件支持、采用新型全流程设计并行等算法的性能与效率提升，目标是尽可能自动且有效处理跨芯粒电路划分及相应的时序收敛，并应对 FPGA 大芯片的功耗和散热问题。	公司已经实现支持大规模高性能 FPGA 单芯片的配套专用 EDA 软件自主研发，满足了多样化应用场景的使用需求，具备扎实的算法与工程研发基础。	已申请豁免披露

未来，公司将依托现有核心技术体系和研发团队，针对项目核心技术难点进行专项任务拆解与定向攻关，通过内部跨部门技术协同、研发流程精细化管控、关键技术节点闭环复盘等方式，集中研发资源攻坚技术瓶颈，并对项目关键电路、高速 IP 等核心模块提前开展仿真论证与流片验证，结合内外部各类资源对先进封装、多芯粒架构、FPGA 应用等领域的前沿技术进行重点攻关，提升研发迭代效率与技术落地成功率，保障项目按既定计划完成技术研发、流片验证与技术成果沉淀。另一方面，公司将进一步开展与晶圆制造、先进封装测试、EDA/IP 等核心供应商的技术对接与深度合作，围绕多芯粒集成封装与测试、良率提升等关键技术与工程难题建立沟通机制，并与 EDA 厂商联合优化多芯粒协同设计与仿真流程，包括多芯粒布局布线、跨芯粒时序收敛、信号完整性及电源完整性分析等，保障项目按计划高质量开展。此外，公司将持续加强与通信设备、智能计算、高端仪器等领域目标客户的技术沟通与场景需求对接，深入理解客户系统级应用的实际需求与痛点，开展软硬件、应用 IP 及解决方案等协同设计，确保本次募投项目产品能够满足客户的真实需求。

综上所述，公司在先进工艺 FPGA 芯片研发方面具备扎实的技术储备和前期技术积累，未来将通过基于现有核心技术体系的赋能、内部研发资源的重点攻关，及与产业链上下游龙头厂商的技术交流等方式保障本次项目产品的顺利落地，本次先进工艺平台超大规模 FPGA 芯片研发不存在重大不确定性。

3、本次项目的 IP 及设备采购不存在重大不确定性

本次募投项目的实施过程中涉及运用服务器等 IT 设备进行芯片与软件工具研发设计，运用测试设备进行芯片测试验证，并在芯片中引入获授权 IP 以实现相应功能。本次募投项目相关采购情况具体如下：

采购类型	采购原因	可供选取供应商范围	是否具备国产供应方案
IT 设备	支撑芯片设计环境及日常办公系统	戴尔、浪潮信息、华为、联想等	是
测试设备	用于芯片回片后的实验室功能验证、参数测试及可靠性评估	是德科技、泰克科技、力科、爱德万测试、泰瑞达、万里眼、鼎阳科技、普源精电、韬盛电子等	是
IP 授权	在芯片中引入经过验证的功能模块	合见工软、芯耀辉科技、芯动科技、新思科技、楷登电子等	是

服务器等 IT 设备及测试设备方面，当前国内市场已具备较多的供应商，市场较为成熟、可选产品较为丰富，公司已与该等供应商建立了稳定、良好的业务合作关系，

预计相关设备采购不存在重大不确定性。公司目前已经建立了软硬件齐全的研发设计平台、工程测试中心，能够满足自身芯片研发、测试验证等需求；同时，公司亦与外部测试机构建立了稳定合作，能够高效地完成委外测试的需求，在芯片开发和测试方面募投项目的实施具备良好条件。

在 IP 采购方面，本次超大规模先进工艺 FPGA 芯片项目拟采购的 IP 类型主要为芯片互联相关接口等 IP。目前，国内已有多家供应商可提供该等 IP 产品，市场整体较为成熟，公司已与相关供应商开展了技术与商务沟通，本次项目的 IP 采购不存在重大不确定性。

4、客户验证情况

超大规模先进工艺 FPGA 芯片属于技术壁垒高、研发周期长、下游应用场景多元的高端集成电路产品，行业具备成熟规范的产品定义、研发迭代与客户认证流程。FPGA 芯片在下游客户的开发与认证流程通常包括前期商务接触、需求调研与规格对齐、样片提供与实验室验证、客户系统适配测试、小批量试用、进入供应商目录并批量采购等阶段。

公司基于长期行业深耕与市场前瞻研判，已明确本次募投项目产品对应的主要下游应用领域及头部目标客户范围。公司已与主要客户建立了长期稳定的技术对接与合作关系，具备充足的客户储备。当前，公司超大规模先进工艺 FPGA 芯片产品尚处于项目立项初期的预研阶段，尚未形成可用于客户测试验证的芯片样片，因此暂未具备开展客户送样验证的基础。对于重点目标客户和生态合作伙伴，公司已基于初步的商务接触进行技术交流与产品需求调研，充分梳理下游应用场景对 FPGA 芯片在逻辑规模、接口规范、算力功耗、专用 IP 配置、软硬件生态适配等关键指标的实际需求。截至本回复出具日，公司已与多个下游行业头部企业及重点潜在客户就本次募投产品的产品功能、规格、未来合作的应用场景等进行了初步合作接洽，具体如下：

下游应用领域	对应产品	开发验证阶段	主要接洽客户	未来合作的具体场景
医疗设备	PH-F 系列	商务接触，客户规格锁定阶段	已申请豁免披露	已申请豁免披露
ATE 测试设备	PH-F 系列	商务接触，客户规格锁定阶段	已申请豁免披露	已申请豁免披露
网络通信设备	PH-F 系列	商务接触，客户规格锁定阶段	已申请豁免披露	已申请豁免披露
数据中心设备	PH-F 系列	商务接触，客户规格锁定阶段	已申请豁免披露	已申请豁免披露

综上，公司具备完善的研发机制与经验丰富的人才团队以支持本次研发项目推进，在先进工艺大规模 FPGA 芯片研发方面具备扎实的技术基础，研发 IP 及设备采购均不存在重大不确定性，并已与重点客户进行了初步的商务接洽，本项目实施不存在重大不确定性。出于谨慎性考虑，发行人已于《募集说明书》“重大事项提示”之“二、特别风险提示”和“第六章 与本次发行相关的风险因素”就本募投项目研发的不确定性和相应风险补充披露如下：

“（四）募投项目研发失败的风险

公司本次先进工艺平台超大规模 FPGA 芯片研发项目拟基于先进 FinFET CMOS 工艺平台开发超大规模 FPGA 芯片系列，完成 Single-Die 和 Multi-Die 的多款产品研发，研发过程涉及芯粒扩展系统设计、高速接口 IP 设计、先进封装与测试技术等重难点，技术壁垒较高、研发周期较长。该项目整体进度仍相对早期，若公司最终无法顺利攻克关键核心技术、研发进度不及预期，则该募投项目可能存在产品研发失败的风险，进而对公司的生产经营产生不利影响。”

三、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目的具体研发内容、当前研发进展和后续安排、研发难点的攻克情况，是否涉及新产品、新技术，是否符合投向主业相关要求，并结合产业化进度安排、市场空间、现有市场竞争格局、下游市场需求、公司竞争优势、客户储备、在手或意向订单等情况，说明本次募投产品产能规划的合理性及产能消化措施

（一）平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目的具体研发内容

本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目将依托公司现有芯片产业化基础，紧贴行业头部客户新需求，在平面 Planar CMOS 工艺平台上开展 FPGA 和 FPSoC 系列芯片的产品升级优化，重点研发支持新型总线协议和多通道高精度 ADC 的 FPGA 芯片、支持高配置 SERDES 的 FPGA 芯片、支持实时工业互联网协议和国密标准安全功能的 FPSoC 芯片，完成多款新产品在目标市场的产业化并积极拓展海外市场。本项目拟推出并优化 EF-N、PH1-N、DR-N 等系列产品，进一步丰富公司产品矩阵，通过为客户提供高性价比的 FPGA、FPSoC 芯片产品组合，降低导入成本，满足智算

服务器、智驾汽车、智能电网、边缘计算等市场应用新需求。

本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目具体研发内容包括在国产平面工艺制造平台上开展支持新型 I3C 总线协议和多通道高精度 ADC 的 FPGA 控制芯片设计、支持高可配置 SERDES 和国密体系功能的 FPGA 芯片设计、支持实时工业互联网协议的 FPSoC 芯片设计以及支持人工智能和科学计算高层次编译的新一代 FPSoC 软件研发。本项目拟形成研发技术领域及研发目标具体如下：

序号	拟研发技术领域	研发目标
1	支持新型外设总线协议和多通道高精度 ADC 的 FPGA 芯片设计	已申请豁免披露
2	支持高可配置 SERDES 和国密体系功能的 FPGA 芯片设计	已申请豁免披露
3	支持实时工业互联网协议的 FPSoC 芯片设计	已申请豁免披露
4	支持高层次编译的新一代 FPSoC 软件研发	已申请豁免披露

（二）当前研发进展和后续安排、研发难点的攻克情况

公司本次平面工艺平台项目已于 2026 年 2 月启动，当前已完成了产品立项规划、产品可行性分析、产品计划阶段，开展了市场需求调研、产品规格定义、工艺平台选型、IP 方案评估、设计流程与验证环境搭建、自研 IP 设计验证等工作，已进入芯片开发阶段。在后续安排方面，公司将按计划推进和完成后续的开发阶段、验证阶段、上市阶段和生命周期阶段，实现产品研发目标和销售目标。各阶段的具体工作安排如下：

序号	时间	研发阶段	阶段内容
1	2026 年	立项规划阶段	开展行业市场调研、竞品性能与产品矩阵对标分析，梳理网络通信、数据中心、工业应用、汽车电子等下游领域的升级需求，以及人工智能趋势下带来的新兴需求；明确芯片功能、性能、功耗、成本等升级或优化标准及软硬件兼容性要求；制定芯片升级开发策略、产业化推广方案、客户拓展及技术服务计划，完成项目投入产出分析与产业化可行性初步评估。
2	2026 年	可行性分析阶段	将下游客户需求转化为芯片具体技术指标，开展平面工艺节点优化选型、现有核心技术升级可行性评估；完成接口 IP、逻辑模块等核心组件的适配与升级论证，筛选适配平面工艺的晶圆代工厂；评估芯片开发周期、研发资源配置及产业化生产成本，分析项目技术风险与量产风险，并制定针对性规避方案。
3	2026 年	计划阶段	最终确定平面工艺 FPGA&FPSoC 芯片客户需求清单、系统架构优化方案、技术规格及各功能模块升级设计方案；配置研发、生产、市场等相关人力资源，细化项目商业目标、研发实施计划及产业化推进节点；明确各职能环节的过程质量管控标准，设定各里程碑节点的设计、验证、试产等交付物质量验收要求。
4	2026 年至 2027 年	开发阶段	依据既定项目目标与研发计划，开展平面工艺 FPGA&FPSoC 芯片的架构优化、逻辑电路升级、版图设计及前端后端全流程开发；

序号	时间	研发阶段	阶段内容
			完成核心功能模块、接口 IP 的升级迭代与适配开发，优化芯片功耗、运算效率等关键性能；同步推进配套软件及驱动程序的升级开发，各团队按分工开展精细化设计、多轮仿真与迭代优化，严格把控各研发节点进度与设计质量。待完成前端后端设计收敛、设计规则检查与时序收敛验证后，整理完善版图数据、确认工艺适配参数、准备齐全流片相关资料，按期推进掩膜版制作及工程流片工作，完成流片交付。
5	2026 年至 2028 年	验证阶段	开展芯片功能、性能及长期可靠性测试，同步推进量产测试标准流程制定、测试设备调试及测试用例开发，确保适配规模化量产需求；完成适配升级后芯片的 EDA 软件工具调试与兼容性验证，针对性开展重点应用场景的应用 IP 及配套解决方案开发与验证；编制输出芯片数据手册、软硬件开发指南等配套技术文档；组织开展量产评审，确保符合公司量产标准及客户批量应用需求。
6	2027 年至 2028 年	上市阶段	正式启动产品市场推广与官方发布工作，依托公司现有优质客户资源加速产品市场导入，为下游客户提供芯片适配调试、技术支持等全方位支撑服务；完善生产质量管控体系，优化生产流程，保障向客户稳定交付高品质产品，推进产品规模化供应。
7	2029 年及以后	生命周期阶段	开展芯片规模化量产后的全生命周期运营维护工作，持续拓展各下游行业市场、扩大客户覆盖范围，不断完善生产流程、提升芯片良品率、优化量产成本；建立快速响应机制，及时处理客户应用过程中的各类问题，迭代更新产品配套技术文档，持续提升客户体验，有效延长产品生命周期。

公司目前已实现 55nm、28nm 节点平面工艺产品的大规模出货、构建了成熟的产品体系，在平面工艺 FPGA 芯片设计、异构 FPSoC 集成、配套 EDA 软件开发等领域形成了完善的技术体系与产业化经验，为本次产品升级与产业化目标提供了良好的技术基础与储备。截至目前，公司已经完成部分核心技术攻关，公司针对项目研发难点已经开展了充分的可行性分析，并制定了技术路线与研发保障措施，确保项目按计划推进。本项目的研发难点、公司当前的技术基础及攻克情况具体如下：

序号	项目研发难点	当前技术基础	当前攻克情况及待攻克难点
1	研发 10MHz 时钟频率以上的新型 I3C 硬核外设管理总线、适应包括但不限于电压与温度等芯片环境感知的高动态范围多通道 14bit 分辨率 ADC、单粒子翻转 SEU (single-error-upset) 检测功能。	公司量产芯片已经实现支持 I2C 配置模式、嵌入 12bit 逐次逼近寄存器型 ADC 模块，并在高性能 FPGA 芯片中集成单粒子翻转 SEU 检测功能。本项目开展外设管理总线、ADC 模块升级研发，并在低功耗 FPGA 芯片中集成 SEU 检测功能，具备充分的技术基础。	已申请豁免披露
2	将 PCIe 总线提升至 PCIe Gen4X8，支持 PCIe 重配置；将 DDR 速率提升至 2400Mbps，支持从 DDR3/4/5 到 LPDDR3/4 的多协	公司平面工艺量产芯片已经实现支持 PCIe3X4；支持 DDR3/4 存储接口，速率达到 1,866Mbps；SERDES 通道支持从 1.2Gbps 到	已申请豁免披露

序号	项目研发难点	当前技术基础	当前攻克情况及待攻克难点
	议覆盖；开发高可配置性的多协议高速 Serdes，支持从 1Gbps 到 16.3Gbps 的任意速率配置和灵活多样的相位锁定能力；支持 SM2、SM4、AES-GCM、RSA、HMAC 等包括国密体系在内的丰富加解密和认证功能；低功耗设计与 DSP 强化设计，满足边缘计算需求。	12.5Gbps 的速率；支持部分加解密和认证功能。本项目开展 PCIe、SERDES、DDR 接口速率提升与协议升级，并增加支持的加解密体系，具备充分的技术基础。	
3	基于国内平面工艺平台开展异构 FPSoC 器件升级研发，集成 RISC-V CPU 或 ARM CPU，支持多核 CPU 的低功耗控制；实现片上 Memory 和片外数据传输路径均支持 ECC 提升数据和系统可靠性，支持 SM2/3/4、AES/RSA/SHA 等国密和国际加解密算法；集成实时工业互联网协议硬核、MIPI PHY 硬核。	公司量产 FPSoC 芯片集成了双核 CPU、FPGA、缓存器 Cache、直接存储器 DMA、DDR3/DDR3L/DDR4 接口、MIPI DPHY、以太网外设接口等功能模块，积累了包括系统架构、低功耗设计集成、仿真与原型验证、内部系统互联与多核调试、芯片安全启动等核心技术。本项目开展工艺平台国产化、升级芯片可靠性与功耗表现、增加对工业互联网协议的高效支持，具有充分的技术基础。	已申请豁免披露
4	支持高层次编译的新一代 FPSoC 软件：研发支持神经网络和科学计算描述的编译器前端 SoC Compiler、SoC 集成工具 Design Integrator 以及嵌入式集成开发环境，从而形成端到端（从高层编程语言输入到 FPGA 比特流输出）的完整异构计算软件系统。	公司自主开发了面向 FPSoC 的完整集成开发环境，支持 ARM、RISC-V 两种主控 CPU 架构和多种实时操作系统，用于创建、编译、调试和优化在芯片上运行的软件应用程序。项目开展集成开发环境升级、增加神经网络计算支持功能等具有充分的技术基础。	已申请豁免披露

（三）是否涉及新产品、新技术，是否符合投向主业相关要求

本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目将依托公司现有芯片产业化基础，是对公司现有 FPGA 和 FPSoC 系列芯片产品在平面 Planar CMOS 工艺平台上开展的优化升级及功能拓展，符合投向主业的相关要求。

在产品方面，本项目重点研发支持新型总线协议和多通道高精度 ADC 的 FPGA 芯片、支持高配置 SERDES 的 FPGA 芯片、支持实时工业互联网协议和国密标准安全功能的 FPSoC 芯片，拟推出并优化多个系列产品，以进一步丰富公司产品的功能，提升产品性能，推动国产工艺技术升级，满足智算服务器、智驾汽车、智能电网、边缘计算等市场应用新需求。从产品形态来看，本次募投项目拟产业化产品均为 FPGA 及 FPSoC 芯片为产品形态，未产生新的产品形态。

在技术方面，本次募投项目与现有业务高度相关，具备较强的技术协同性。本次募投项目将基于公司现有核心技术体系开展，均为 FPGA 芯片、FPSoC 芯片、专用 EDA 软件、应用 IP 及解决方案的研究、开发，涉及的技术开发与公司现有核心技术体系具有高度相关性，现有产品的技术积累为本次募投项目的产品升级和产业化过程提供了有力支撑。同时，本次募投项目将在硬件架构、高性能 IP、支持协议类型、高精度 ADC、专用 EDA 软件算法与流程、复杂芯片高效测试、高质量应用开发等领域进一步提升原有技术指标，扩大公司产品功能、协议、接口等方面的覆盖范围，进一步提升现有产品竞争力，降低客户的整体导入成本，因此与现有业务具备高度的技术协同性。因此，本次募投项目系在现有技术方案的基础上进行迭代升级、性能优化和场景延伸，不存在脱离现有技术体系进行跨界研发的情形。

在应用领域和客户群体方面，公司现有产品的应用领域已覆盖网络通信、数据中心、工业应用、消费电子、汽车电子与新能源等广泛的细分领域，本次募投项目新产品的应用领域均为 FPGA 及 FPSoC 芯片的核心下游应用场景，与公司现有主营业务的应用领域具备较强的关联性，未脱离主业应用范围。本次募投项目的目标终端客户群体和公司现有客户群体具有较大的重合性，因此能够复用公司前期积累的客户资源和品牌声誉，同时保持产品紧密贴合现有核心客户的技术路线与迭代需求、依托现有合作基础实现快速导入。此外，随着本次募投项目的落地，亦将使公司在现有产品应用领域和客户的基础上进一步实现应用场景的拓展，导入数据中心、医疗设备、智能汽车等新兴领域及场景的客户，从而优化公司现有客户结构、提升公司主营业务的市场影响力。

综上所述，平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目与公司现有主营业务在产品形态、技术体系、客户群体及应用场景等方面具备高度的相关性与深度协同性，是公司现有主营业务的深化、升级与战略延伸，募集资金使用规划符合投向主业相关要求，不存在投向非主营业务的情形。项目顺利实施后，将进一步完善公司产品矩阵，提升核心技术壁垒，增强公司主营业务的盈利能力与市场竞争力。

（四）结合产业化进度安排、市场空间、现有市场竞争格局、下游市场需求、公司竞争优劣势、客户储备、在手或意向订单等情况，说明本次募投产品产能规划的合理性及产能消化措施

1、平面工艺平台项目产业化进度安排

目前，公司平面工艺平台项目已经完成了产品立项规划、产品可行性分析、产品计划阶段，开展了市场需求调研、产品规格定义、工艺平台选型、IP 方案评估、设计流程与验证环境搭建、自研 IP 设计验证等工作，已进入芯片开发阶段。本次募投产品产业化进度将根据项目整体研发进展情况、量产准备情况、未来市场需求情况综合安排，预计于 2027 年至 2028 年陆续正式投产，并随着市场拓展情况持续提升产品销量，产业化安排情况如下表所示：

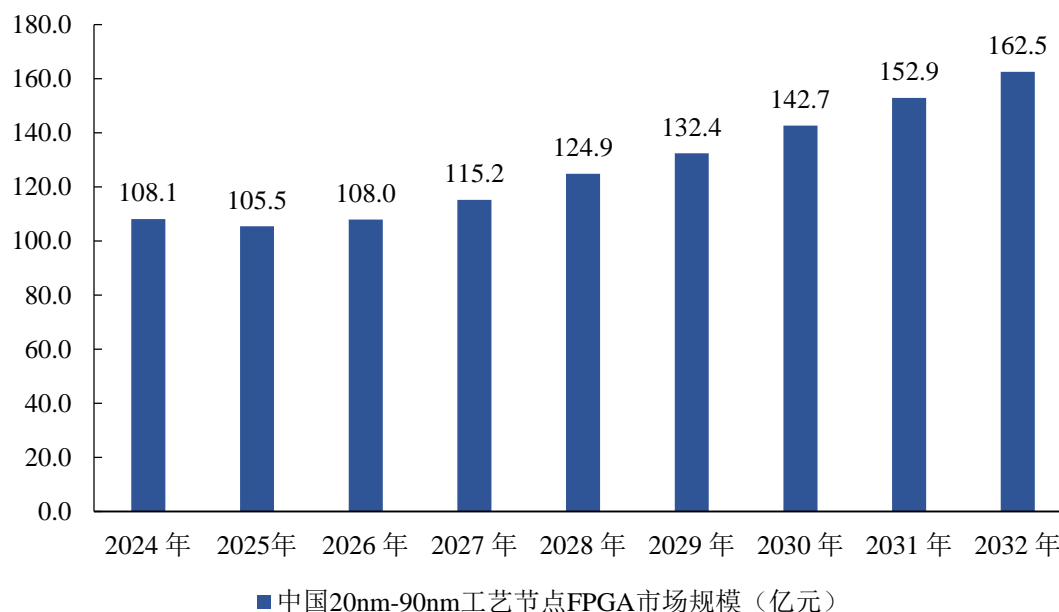
产品系列	产业化安排
EF-N 系列	2026 年完成部分产品送样及小批量试产，2028 年实现全面量产
PH-N 系列	2027-2028 年完成送样及小批量试产，2029 年实现全面量产
DR-N 系列	2026-2027 年完成送样及小批量试产，2028 年实现全面量产

2、行业市场空间、现有市场竞争格局、下游市场需求情况

关于 FPGA 及 FPSoC 芯片整体市场空间，请参见本题回复之“一、本次募投 FPGA 和 FPSoc 芯片产品与现有业务、前次募投项目在运用技术、应用领域、功能实现、客户群体等方面的区别和联系，结合行业发展趋势、市场需求和市场发展空间、公司经营规划等情况说明本次募投项目开展 FPGA 芯片和 FPSoC 芯片研发及产业化的主要考虑及必要性”。

从本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目所面向细分领域的市场空间来看，平面工艺节点的 FPGA 芯片在性能、功耗及成本等方面较为平衡，因此应用范围广泛，目前国外厂商经过多年积累形成了丰富的产品系列，并不断延长其器件生命周期，提供完善的应用生态支持，已获取较高的市场份额。根据智研咨询机构数据，2025 年中国 20nm-90nm 平面工艺节点 FPGA 芯片市场规模达 105.46 亿元，2032 年预计将增长到 162.54 亿元，复合年均增长率 6.37%，是 FPGA 行业中最大细分市场，应用领域广泛，市场需求旺盛。广泛的传统市场需求、不断发展的新兴应用需求及逐步提升的国产化替代需求为本次募投项目平面工艺节点 FPGA 及 FPSoC 产品提供了良

好的市场机遇。



资料来源：智研咨询

在全产业数字化、网络化和智能化的时代浪潮下，平面工艺节点的 FPGA 芯片产品在兼顾高度灵活特点的同时，能够较好平衡芯片性能、功耗及成本，成为众多新场景应用的优先选择。随着平面工艺平台 FPGA 芯片应用边界逐步拓展，各类应用场景也对芯片功能迭代升级提出了进一步的要求。

在下游应用市场需求方面，平面工艺平台 FPGA&FPSoC 芯片逻辑规模一般在 400K LUTs 以下，单价显著低于大规模 FPGA 芯片，属于高性价比 FPGA 芯片，在兼顾高度灵活特点的同时，能够较好平衡芯片性能、功耗及成本，成为众多新场景应用的优先选择，广泛应用于网络通信、工业应用（智能电网、工业控制、工业相机）、汽车电子、智算服务器、边缘计算、消费电子等领域。随着近年来平面工艺平台 FPGA 芯片应用边界逐步拓展，下游通信技术、数据传输协议、存储类型等不断演进，信息互联和数据交互需求快速提升，下游主要客户群体对于平面工艺 FPGA 芯片产品的功能需求日益提升，各类新场景对芯片功能迭代升级提出了进一步的要求，行业逐步向功能拓展和升级的方向发展。关于平面工艺 FPGA 及 FPSoC 芯片的下游需求变化趋势，请参见本题回复之“一、本次募投 FPGA 和 FPSoc 芯片产品与现有业务、前次募投项目在运用技术、应用领域、功能实现、客户群体等方面的区别和联系，结合行业发展趋势、市场需求和市场发展空间、公司经营规划等情况说明本次募投项目开展

FPGA 芯片和 FPSoc 芯片研发及产业化的主要考虑及必要性”。

从 FPGA 芯片行业的竞争格局来看，当前仍呈现集中度较高的态势，国外厂商 AMD（Xilinx）、Altera 公司长期占据大多数市场份额，凭借业务规模庞大、技术储备深厚、产品丰富先进、生态体系成熟构筑了显著的行业壁垒，短期内其领先地位依然稳固。根据 Gartner 数据，2024 年全球 FPGA 按销售额统计，四家美企 AMD（Xilinx）、Altera、Microchip 和 Lattice 市场占有率分别达到 52%、25%、9%和 8%，总计达到 94%。近年来，国外 FPGA 龙头厂商不断丰富在传统平面工艺平台的产品布局，例如 AMD（Xilinx）将 2010 年设计的部分 28nm 工艺 FPGA 芯片产品，在不增加逻辑容量的情况下，针对当前市场新需求进行了功能升级，在保持产品性价比的同时进一步提升产品性能；Lattice 公司在 65nm、28nm 等较为成熟的工艺节点新推出了多个产品系列，支持 MIPI、SerDes、DDR、USB3 等丰富接口，顺应平面工艺节点领域的新兴需求。

从国产厂商的市场份额来看，近年来随着国家逐步出台一系列政策措施、国产替代持续加速，以发行人为代表的国内厂商在平面工艺 FPGA 芯片细分领域正在快速崛起，国产厂商在中低容量 FPGA 的市场份额正在不断提升，并开始向高容量、高端应用领域拓展。公司凭借差异化的产品矩阵、稳定的产品质量、完善的技术支持服务，目前已在多个细分场景占据领先地位。根据智研咨询报告，2025 年中国 FPGA 行业市场销量为 40,949.1 万颗，发行人 2025 年芯片产品销售量为 3,330.01 万颗。以 2025 年销量计算，发行人在中国 FPGA 行业的市场占有率为 8.13%，在民用国产 FPGA 芯片领域的出货量及应用领域覆盖广度处于行业前列。

3、公司竞争优势情况

（1）竞争优势

1) 深厚的技术积累与完善的产品布局

经过十余年高强度研发投入与基于多样化场景应用反馈的持续迭代，公司已构建起成熟完备的技术体系与深厚扎实的技术储备，形成以核心技术驱动产品创新的稳健格局。依托长期积累的技术能力，公司打造了覆盖广泛应用场景的 FPGA 及 FPSoc 芯片产品矩阵，配套推出兼具开发效率与功能安全性的专用 EDA 软件，沉淀超过 200 个应用 IP 与参考设计，可精准满足各细分领域在逻辑资源、功能实现、性能指标、低功耗

耗、成本控制及供应链安全等维度的差异化需求，为客户提供一站式、全方位的高效解决方案。

立足于自主可控的全套核心技术体系，公司实现了技术研发与产品迭代的良性正向循环。持续的技术突破反哺产品升级，不断扩展研发与量产工艺平台、优化芯片架构、提升性能与可靠性、完善软件工具链表现，推动产品竞争力稳步提升；而规模化的市场应用与客户需求又持续牵引技术方向，进一步夯实底层技术根基，强化核心壁垒，为公司在激烈的市场竞争中保持领先优势、实现长期高质量发展提供坚实支撑。

2) 深度市场洞察与广泛客户资源优势

凭借优质的产品与专业的服务，公司产品已在网络通信、工业应用、新能源与汽车电子、数据中心、消费电子等关键领域实现规模化应用。截至目前，公司已累计直接或间接为超过 2,000 家客户提供从芯片选型、方案设计到导入量产的全流程支持，产品在各类实际应用场景中持续经受严苛验证，充分展现出优异的稳定性与可靠性，获得客户广泛认可。

在长期的市场深耕中，公司沉淀了深厚的客户资源与丰富的市场经验，能够快速捕捉市场趋势并快速响应，持续推出符合产业演进方向的创新产品与技术方案。针对不同行业的技术发展路径与核心需求痛点，公司精准研判、靶向突破，高效响应客户的个性化需求，与多家行业头部企业建立了长期稳定的战略合作关系。依托高质量的产品与高效的服务，公司持续巩固市场口碑与品牌形象，为未来市场拓展与产品迭代奠定了坚实的客户基础与市场支撑。

3) 高素质的人才团队与良好的人才发展机制

人才是企业创新发展的核心驱动力，公司始终将人才建设置于战略高度，持续打造高水平、复合型的人才团队体系。公司构建了覆盖芯片设计、软件开发、测试工程、质量管控、生产运营、市场营销与技术支持等全链条的高素质人才队伍，核心团队成员长期稳定、专业互补、经验丰富，形成结构合理、层级清晰的人才梯队，为技术创新与业务高质量发展提供了坚实的人才保障。作为技术密集型企业，截至报告期末，公司研发人员占比达 81.98%，主要研发人员平均从业经验超十年，具备深厚的技术功底与丰富的工程实践经验，是公司持续突破关键核心技术、打造差异化竞争优势的核心力量。

公司高度重视人才引育与创新活力激发，搭建了多层次、系统化的人才发展体系。公司通过设立季度研发奖、重大项目攻关表彰及知识产权专项奖等多元激励机制，充分激发员工积极性与团队合作创造力。基于此，公司核心研发人员荣获国务院政府特殊津贴、上海市超级博士后、上海市领军人才、上海市青年拔尖人才、上海市优秀技术带头人、上海市青年五四奖章、上海市东方英才计划（拔尖人才）、上海市东方英才计划（青年人才）、上海市人才发展资金、“上海产业菁英”高层次人才（产业领军人才）、“上海产业菁英”高层次人才（产业青年英才）、上海市“科技创新行动计划”启明星项目等多项国家级、省部级荣誉，体现了公司在高端人才建设方面的显著成效。

4) 全生命周期质量管控优势

公司始终将质量视作生存与发展的生命线，构建并持续完善覆盖研发设计、供应链管理、生产测试及客户交付的全生命周期质量管理体系，将高品质标准贯穿于各关键环节，实现全过程可追溯、可管控、可闭环改进，确保产品品质持续稳定可靠。截至 2025 年底，公司芯片产品累计出货量已超 2 亿颗，在高度多样化的应用场景中实现规模化落地与长期稳定运行，既充分验证了公司质量管理体系的成熟度与有效性，又通过大量测试数据与客户持续反馈不断沉淀核心工艺与技术经验，迭代优化管控流程，形成自我完善、持续提升的质量闭环，为高性能、高可靠产品的持续推出奠定坚实基础，构筑行业竞争壁垒。

公司获得了上海市重点产品质量攻关成果一等奖、虹口区区长质量奖金奖、上海市商业秘密保护示范点等荣誉称号；通过了包括 GB/T19001-2016 质量管理体系、GB/T29490-2013 知识产权管理体系、GB/T24001-2016 环境管理体系等多项管理体系认证；FPGA 专用 EDA 软件已通过 ISO26262ASILD 与 IEC61508SIL4 两项最高安全等级认证，构建了从设计到验证的全流程安全闭环。

5) 产业链协同合作优势

公司积极与产业链上下游核心企业建立深度合作伙伴关系，构建了“上游稳定供应、下游深度绑定、生态协同发展”的良性产业生态。在上游环节，公司持续扩大供应链布局，与行业龙头及优质供应商建立长期稳定的战略合作关系，开展了联合质量问题攻关、工艺优化与生产协同改进，形成覆盖需求响应、技术适配、产能调配的全

链条协作机制。在下游环节，公司与重点客户保持高度战略同频，主动对齐客户技术路线与长期发展需求，深度参与多家行业领先企业的系统方案设计与芯片定制化导入工作，以快速响应、高效适配的全流程技术支持，助力客户产品加速落地、抢占市场先机，形成紧密的上下游合作关系。

同时，公司持续扩大并优化合作伙伴生态，加强与解决方案开发商的深度协作，不断丰富场景化解决方案供给，提升产品整体竞争力与市场适配能力，构建开放共赢的产业合作格局；长期坚持产学研深度合作，与多家高校及科研机构建立稳定广泛的合作关系，围绕前沿技术研究、人才联合培养等持续发力，提升公司技术与人才储备。公司持续丰富和完善的生态体系，为技术持续创新、产品稳定迭代、质量提升与成本优化、业务长远发展提供坚实的产业链支撑。

（2）竞争劣势

在平面工艺节点 FPGA 及 FPSoC 领域，公司目前虽然已实现了拥有了较为完善的技术体系和深厚的技术储备、积累了丰富的客户资源和应用案例，但相较于国外龙头厂商，公司现有产品组合在产品系列、规格覆盖等方面仍存在一定不足。以 28nm 产品为例，公司在 28nm 节点当前已推出凤凰系列 7 个型号的芯片产品，而海外龙头厂商 AMD(Xilinx)在 28nm 节点已推出四大系列（Spartan-7、Artix-7、Kintex-7、Virtex-7）、合计 30 款不同型号芯片产品。同时，海外龙头厂商凭借长期积累形成的稳定客户群体及完善的生态体系，构筑了明显的竞争壁垒。因此，公司通过本次募投项目在高速接口、协议支持、功能拓展等方面对现有平面工艺节点产品进行优化升级，进一步缩短与国外领先厂商的差距，并通过增加对 DDR4/5、PCIe Gen4 等的支持满足新兴应用需求，提高竞争优势，扩大国产替代范围，具有较强的合理性。

4、客户储备、在手或意向订单情况

公司就本次平面工艺项目产品下游需求进行了充分调研并与潜在下游客户进行了深入商务接洽，本次平面工艺项目产品具备丰富的客户储备且已取得明确的意向订单，具体如下：

（1）本次平面工艺项目具备丰富的客户储备

在客户储备方面，公司历经多年的行业深耕，累计服务终端客户超过 2,000 家，覆盖各行业头部企业，具备扎实的客户基础。在平面工艺 FPGA&FPSoC 领域，公司已

积累了覆盖网络通信、数据中心、工业控制、医疗设备、汽车电子等多个领域的行业头部客户并建立了稳定的战略合作关系，该等客户系公司本次募投项目平面工艺节点 FPGA 及 FPSoC 产品的目标客户群体，预计本次募投项目产品导入过程中能够依托现有合作关系，复用公司前期积累的客户资源和品牌声誉，保持产品紧密贴合现有核心客户的技术路线与迭代需求。本次募投项目拟产业化产品具有较为充分的客户储备，具体情况如下：

本次募投项目产品系列	应用领域	应用场景	代表性终端客户储备
EF-N 系列	网络通信、数据中心、工业应用、汽车电子	逻辑控制、板级多信号管理	已申请豁免披露
PH-N 系列	网络通信、工业应用、汽车电子	接口互联、逻辑算法	已申请豁免披露
DR-N 系列	工业应用、新能源与汽车电子、消费电子	高实时、高可靠性通信控制	已申请豁免披露

(2) 本次平面工艺项目已具备意向订单

公司积极开拓本次平面工艺 FPGA&FPSoC 产业化项目产品的新兴客户群体或现有客户的新合作机会，并与下游龙头客户就本项目产品的规格、功能及应用场景进行深入接洽，截至目前已获取明确的意向订单。受益于人工智能行业的快速发展等行业趋势，公司本次募投项目 EF-N 产品已在 AI 服务器等应用领域获取下游头部客户的采购意向，合计数量已超过 300 万颗，本项目的产业化安排具备坚实的订单与客户基础。截至本回复出具日，公司已与多个头部客户就本项目产品进行商务接触与合作，当前导入进展如下：

下游应用领域	对应产品	导入进度	代表性终端客户	未来合作的具体场景
AI 服务器等数据中心场景	EF-N 系列	部分客户初步确定采购意向	已申请豁免披露	已申请豁免披露
工业应用与新能源场景	DR-N 系列	商务接触阶段	已申请豁免披露	已申请豁免披露
通信与视频图像传输场景	PH-N 系列	商务接触阶段	已申请豁免披露	已申请豁免披露
激光雷达场景	PH-N 系列	商务接触阶段	已申请豁免披露	已申请豁免披露

(5) 说明本次募投产品产能规划的合理性及产能消化措施

公司整体采用 Fabless 经营模式，本次募投项目不涉及产能产线建设，而是将验证

通过的芯片设计方案委外给第三方晶圆代工厂商进行生产。公司本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目整体规划具有合理性，具体如下：

1) 公司本次募投项目产业化进展顺利，预计于 2026 年至 2028 年陆续正式投产，投产节奏规划具有合理性；

2) 本次平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目所面向细分领域的市场空间广阔，公司已在该市场具备领先地位，产品销售具有较为可靠的市场基础，项目制定的产品路线符合行业趋势，项目规划具有合理性；

3) 公司当前已具备扎实的客户基础，部分产品已具备下游头部客户的意向订单，导入进展良好，产品销售规划具有合理性。

综上，本募投产品产能规划具有合理性且能够得到充分消化，出于谨慎性考虑，公司已于《募集说明书》“重大事项提示”之“二、特别风险提示”和“第六章 与本次发行相关的风险因素”就本募投项目产品下游需求及未来销售的不确定性和相关风险补充披露如下：

“（五）募投项目产品销售不及预期的风险

公司本次平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目拟推出并优化多个系列的 FPGA 及 FPSoC 产品，完成多款新产品在目标市场的产业化并积极拓展下游市场，若该募投项目拟推出并优化的相关产品市场需求不及预期，客户导入进展缓慢，或产品技术路线与行业发展和下游需求趋势不匹配，则该募投项目可能存在产品销售收入及产业化进展不及预期等风险，进而对公司业绩产生不利影响。”

公司将采取以下措施，保障本募规划产品的销售：

1) 聚焦核心应用场景的导入和开拓，积极拓展新客户与新市场

公司致力于为客户提供高品质的芯片产品、用户友好的丰富参考设计和迅速响应的现场技术支持等，已成功在工业应用、网络通信、数据中心、新能源与汽车电子、消费电子等核心领域建立了品牌声誉，拥有多领域优质的客户群，累计服务终端客户超过 2,000 家。公司未来将持续聚焦本次募投项目产品核心应用场景的导入和拓展，积极开拓与现有客户在新兴应用领域的合作机会、持续导入新的下游客户，不断挖掘市场增长潜力，加强对客户的服务力度，提升公司的市场份额，保障本次募投项目产

品的销售具有坚实的客户基础。

2) 注重技术研发，提高产品性能

公司经过十多年高强度研发投入，公司拥有完善的技术体系和深厚的技术储备，自主开发了硬件系统架构、电路和版图，与硬件结构匹配的完整全流程 EDA 软件工具链，符合国际业界标准的芯片测试流程，以及高效的应用 IP 和参考设计，在硬件、软件、测试、应用方面均掌握了关键技术，积累了丰富的客户资源和应用案例。同时，公司已完成基于 FinFET 工艺的 FPGA 芯片及专用 EDA 软件研发和产业化，在支持大规模可编程逻辑阵列的硬件架构、高性能 IP（DDR、SERDES、PCIe 等）、全流程 FPGA 专用 EDA 软件等领域具有丰富的技术和产业化经验，为基于先进工艺的超大规模 FPGA 芯片研发奠定了坚实的基础。截至报告期末，公司累计获得知识产权授权 334 项，其中发明专利 131 项。未来，公司将持续注重研发投入，致力于积累主营业务相关的核心技术，积极提升人才储备，不断提升产品性能，为本次募投项目的顺利实施提供技术保障。

3) 持续加强全流程质量管理，提高客户满意度

公司坚持以质量为生命线，围绕体系、能力、生态三个维度推进产品可靠性建设，保障稳定交付，持续获得客户认可。目前，公司产品已广泛应用于汽车电子、网络通信、工业控制、电力能源、医疗设备等高可靠性领域，并获得多家头部客户授予的“最具成长奖”、“卓越品质奖”、“最佳合作奖”等荣誉。在项目开展与产品交付过程中，公司将严格落实全流程质量管控，完善标准流程建设，加强过程监督，建立闭环问题回溯机制，确保研发质量、产品良率及可靠性满足要求。同时，公司将持续深化与核心供应商的长期合作，围绕质量改进开展协同，提升供应链整体效率和应急响应能力，保障高质量产品的稳定供应与业务连续性。通过持续加强质量管理，公司将为广大客户提供稳定可靠的国产 FPGA 产品，推动实现预期产业化目标。

四、前次募投项目变更前后非资本性支出的占比情况

公司于 2024 年 12 月 17 日召开第二届董事会第八次会议和第二届监事会第五次会议，分别审议通过了《关于部分募集资金投资项目调整内部投资结构的议案》，对首次公开发行的两个募投项目“新一代现场可编程阵列芯片研发及产业化项目”和“现

场可编程系统级芯片研发项目”的内部投资结构进行调整。具体情况如下：

（一）新一代现场可编程阵列芯片研发及产业化项目调整情况

由于新一代现场可编程阵列芯片研发及产业化项目推进过程中基本预备费、部分铺底流动资金及产品试制费等已由公司以自有资金进行支付，同时考虑到项目延期、研发新产品规格增加等因素，为更好地推进项目实施，将原计划由募集资金支付的部分上述项目资金调整至研发人员工资及其他研发费用，具体情况如下：

单位：万元

序号	项目名称	调整前投入募集资金		调整后投入募集资金		调整金额	是否资本化
		金额	比例	金额	比例		
1	场地租赁费	590.87	1.56%	244.79	0.65%	-346.08	否
2	设备购置	1,616.42	4.26%	1,355.25	3.57%	-261.17	是
3	研发人员工资	13,366.00	35.23%	16,816.59	44.33%	3,450.59	否
4	IP 及软件使用费	3,390.00	8.94%	2,894.87	7.63%	-495.13	是
5	产品试制费	8,285.00	21.84%	7,047.92	18.58%	-1,237.08	否
6	其他研发费	60.00	0.16%	564.09	1.49%	504.09	否
7	基本预备费	546.17	1.44%	-	-	-546.17	否
8	铺底流动资金	10,083.82	26.58%	9,014.76	23.76%	-1,069.06	否
合计		37,938.28	100.00%	37,938.28	100.00%	-	-

注：合计数与各部分数直接相加之和在尾数存在的差异系由四舍五入造成。

（二）现场可编程系统级芯片研发项目调整情况

由于现场可编程系统级芯片研发项目推进过程中基本预备费、部分场地租赁费及产品试制费等已由公司以自有资金进行支付，同时考虑到项目延期、研发新产品规格增加等因素，为更好地推进项目实施，将原计划由募集资金支付的部分上述项目资金调整至研发人员工资及其他研发费用，具体情况如下：

单位：万元

序号	项目名称	调整前投入募集资金		调整后投入募集资金		调整金额	是否资本化
		金额	比例	金额	比例		
1	场地租赁费	745.01	2.48%	127.67	0.42%	-617.34	否
2	设备购置	1,275.06	4.24%	782.85	2.60%	-492.21	是
3	研发人员工资	15,258.00	50.76%	23,569.85	78.40%	8,311.85	否
4	IP 及软件使用费	6,279.20	20.89%	4,037.28	13.43%	-2,241.92	是

序号	项目名称	调整前投入募集资金		调整后投入募集资金		调整金额	是否资本化
		金额	比例	金额	比例		
5	产品试制费	5,855.00	19.48%	1,424.54	4.74%	-4,430.46	否
6	其他研发费	60.00	0.20%	119.52	0.40%	59.52	否
7	基本预备费	589.45	1.96%	-	0.00%	-589.45	否
合计		30,061.72	100.00%	30,061.72	100.00%	-	-

（三）前次募投项目整体非资本性支出占比情况

内部投资结构调整前后，前次募投项目整体非资本性支出的占比情况如下：

单位：万元

序号	项目名称	调整前			调整后		
		非资本性支出	募集资金投入	比例	非资本性支出	募集资金投入	比例
1	新一代现场可编程阵列芯片研发及产业化项目	32,931.86	37,938.28	86.80%	33,688.15	37,938.28	88.80%
2	现场可编程系统级芯片研发项目	22,507.46	30,061.72	74.87%	25,241.58	30,061.72	83.97%
3	发展与科技储备资金	32,000.00	32,000.00	100.00%	32,000.00	32,000.00	100.00%
合计		87,439.32	100,000.00	87.44%	90,929.73	100,000.00	90.93%

前次募投项目变更后，募集资金非资本性支出由 87,439.32 万元上涨至 90,929.73 万元，占投入募集资金总额比例由 87.44% 上升至 90.93%。

五、公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据

（一）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性

公司本次募集资金将全部用于“先进工艺平台超大规模 FPGA 芯片研发项目”和“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”。公司本次募投项目的投资构成具体如下：

1、先进工艺平台超大规模 FPGA 芯片研发项目

本项目计划总投资为 73,522.90 万元，其中拟使用募集资金投入 72,600.58 万元，投资明细如下：

单位：万元

序号	项目	投资金额	投资占比	拟投入募集资金金额
1	资产投资	14,621.96	19.89%	14,621.96
1.1	设备购置	6,959.11	9.47%	6,959.11
1.2	IP 及软件使用费	7,662.85	10.42%	7,662.85
2	产品开发费	57,978.63	78.86%	57,978.63
2.1	研发人员工资	32,608.63	44.35%	32,608.63
2.2	产品试制费	25,370.00	34.51%	25,370.00
3	场地租赁费¹	922.32	1.25%	-
合计		73,522.90	100.00%	72,600.58

注 1：场地租赁费为研发项目办公、测试及其配套场地的场地租赁费用，以自有资金投入，不使用募集资金。

募集资金投入各项目的资金规划和具体用途情况如下：

(1) 设备购置

本项目的设备购置主要是对相应的开发环境和测试环境进行投入。设备购置单价根据公司历史采购价格及近期市场询价情况预估，购置数量根据项目的具体需求确定，具体情况如下：

单位：万元

开发设备			
序号	设备名称	数量	金额
1	服务器	11	497.20
2	网络交换机	1	18.65
3	存储设备	4	114.13
4	网络安全设备	1	67.80
合计			697.78
测试设备			
序号	设备名称	数量	金额
1	物理层测试设备	9	2,575.27

2	辅助测试设备	12	183.06
3	协议层测试设备	3	1,299.50
4	特性与可靠性测试设备	10	169.50
5	测试机台	4	2,034.00
合计			6,261.33

(2) IP 及软件使用费

IP 及软件使用费主要分为知识产权费及软件使用费用，知识产权费根据研发需要购买的 IP 授权和公司历史上采购价格相关 IP 授权的费用以及近期市场询价情况确定，软件使用费用根据研发项目所需要购买的 EDA 软件和公司历史上采购相关 EDA 软件的费用确定，具体情况如下：

单位：万元

知识产权费 (IP)		
序号	知识产权名称	金额
1	高速接口 IP	5,410.00
合计		5,410.00
软件使用费用		
序号	软件名称	金额
1	软件 1	443.20
2	软件 2	199.50
3	软件 3	287.28
4	软件 4	975.33
5	软件 5	69.55
6	软件 6	277.99
合计		2,252.85

(3) 研发人员工资

研发人员工资根据项目各类型人员需求数量和公司对应研发人员的平均薪酬水平确定，具体情况如下：

单位：万元

研发人员类型	T+1			T+2			T+3		
	人数	平均工资	工资总额	人数	平均工资	工资总额	人数	平均工资	工资总额
芯片设计人员	65	65.00	4,225.00	70	68.25	4,777.50	80	71.66	5,733.00
软件开发人员	55	65.00	3,575.00	65	68.25	4,436.25	75	71.66	5,374.69
IP 及参考设计人员	10	50.00	500.00	10	52.50	525.00	15	55.13	826.88
产品测试人员	10	45.00	450.00	20	47.25	945.00	25	49.61	1,240.31
合计	140		8,750.00	165		10,683.75	195		13,174.88

注：募投项目建设期内的研发人员平均薪酬按 5%的年增长率测算。

(4) 产品试制费

产品试制费主要分为流片费用和测试加工费用，其中测试加工费用包括测试治具采购、封装加工及测试等费用。本募投项目拟至少开发两个系列先进工艺 FPGA 芯片产品，并开展工艺平台芯片设计与验证，本项目产品试制费系综合考虑项目拟研发芯片的工艺复杂度与规模特性，参照公司现有同类高端 FPGA 芯片研发项目的费用水平，并结合当前行业流片、封测及配套治具采购的市场价格，对测试治具规格、采购用量及封装测试加工相关投入进行合理测算，预计项目产品试制费为 25,370.00 万元，其中流片费用 21,080.00 万元，测试加工费用 4,290.00 万元，具体构成已申请豁免披露。

2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目

本项目计划总投资为 58,805.66 万元，拟使用募集资金投入 53,637.30 万元，投资明细如下：

单位：万元

序号	项目	投资金额	投资占比	拟投入募集资金金额
1	资产投资	13,314.05	22.64%	13,314.05
1.1	设备购置	6,812.56	11.58%	6,812.56
1.2	IP 及软件使用费	6,501.48	11.06%	6,501.48
2	产品开发费	40,323.25	68.57%	40,323.25
2.1	研发人员工资	30,203.25	51.36%	30,203.25
2.2	产品试制费	10,120.00	17.21%	10,120.00
3	场地租赁费¹	955.26	1.62%	-
4	铺底流动资金²	4,213.10	7.16%	-

序号	项目	投资金额	投资占比	拟投入募集资金金额
	合计	58,805.66	100.00%	53,637.30

注 1：场地租赁费为研发项目办公、测试及其配套场地的场地租赁费用，以自有资金投入，不使用募集资金；

注 2：铺底流动资金是为保证研发项目正常运行，在项目初期所需的周转资金，以自有资金投入，不使用募集资金。

募集资金投入各项目的资金规划和具体用途情况如下：

（1）设备购置

本项目的设备购置主要是对相应的开发环境和测试环境进行投入。设备购置单价根据公司历史采购价格及近期市场询价情况预估，购置数量根据项目的具体需求确定，具体情况如下：

单位：万元

开发设备			
序号	设备名称	数量	金额
1	服务器	13	587.60
2	网络交换机	15	25.43
3	存储设备	13	370.92
4	网络安全设备/软件	1	67.80
合计			1,051.75
测试设备			
序号	设备名称	数量	金额
1	测试机台	9	4,090.60
2	辅助测试设备	12	20.34
3	特性与可靠性测试设备	8	932.25
4	协议层测试设备	4	349.35
5	物理层测试设备	1	368.27
合计			5,760.81

（2）IP 及软件使用费

IP 及软件使用费主要分为知识产权费及软件使用费用，知识产权费根据研发需要购买的 IP 授权和公司历史上采购价格相关 IP 授权的费用确定，软件使用费用根据研

发项目所需要购买的 EDA 软件和公司历史上采购相关 EDA 软件的费用确定，具体情况如下：

单位：万元

知识产权费（IP）		
序号	知识产权名称	金额
1	接口 IP	1,925.00
2	处理器 IP	3,129.00
3	加密 IP	143.00
合计		5,197.00
软件使用费用		
序号	软件名称	金额
1	软件 1	256.78
2	软件 2	115.50
3	软件 3	166.32
4	软件 4	564.67
5	软件 5	40.27
6	软件 6	160.94
合计		1,304.48

（3）研发人员工资

研发人员工资根据项目各类型人员需求数量和公司对应研发人员的平均薪酬水平确定，具体情况如下：

单位：万元

研发人员类型	T+1			T+2			T+3		
	人数	平均工资	金额	人数	平均工资	金额	人数	平均工资	金额
芯片设计人员	75	65.00	4,875.00	60	68.25	4,095.00	55	71.66	3,941.44
软件开发人员	40	65.00	2,600.00	45	68.25	3,071.25	45	71.66	3,224.81
IP 及参考设计人员	20	50.00	1,000.00	30	52.50	1,575.00	40	55.13	2,205.00
产品测试人员	10	45.00	450.00	25	47.25	1,181.25	40	49.61	1,984.50
合计	145		8,925.00	160		9,922.50	180		11,355.75

注：募投项目建设期内的研发人员平均薪酬按 5% 的年增长率测算。

(4) 产品试制费

产品试制费主要分为流片费用和测试加工费用，其中测试加工费用包括测试治具采购、封装加工及测试等费用。本募投项目拟开展 ELF、PHOENIX、DRAGON 系列的多款 FPGA&FPSoC 新规格产品研发与产业化，同步开展车规产品研发，最终形成覆盖多应用场景、适配客户差异化需求的丰富产品型号。本项目产品试制费系综合考虑项目拟研发各款芯片的工艺规格、产品架构及可靠性要求等因素，参照公司现有同类型芯片研发项目的费用支出水平，并结合当前行业流片、封测及配套治具采购的市场价格，对测试治具规格、采购用量及封装测试加工相关投入进行合理测算，预计项目产品试制费为 10,120.00 万元，其中流片费用 6,390.00 万元，测试加工费用 3,730.00 万元，具体构成已申请豁免披露。

综上，本次募投项目的投资构成明晰，各项目试制投资、IP 及软件使用费、人员费用等具体用途明确，规划资金具备合理性。

(二) 是否存在本次董事会前已投入的情形

根据《监管规则适用指引——发行类第 7 号》第四条的相关规定：“四、发行人召开董事会审议再融资时，已投入的资金不得列入募集资金投资构成。”

截至本次向特定对象发行股票预案董事会召开之日（2026 年 1 月 23 日），募投项目不存在已投入资金的情形，本次募集资金拟投入部分不包括董事会前已投入的资金。

对于本次发行董事会决议日后、募集资金到账前公司先期投入的与本次募投项目建设相关的资金，在本次发行募集资金到位前，公司可以根据募集资金投资项目的实际情况，以自有或自筹资金先行投入，并在募集资金到位后予以置换。

综上所述，本次募集资金拟投入部分不包括董事会前已投入的资金，不存在本次募集资金拟投入部分置换董事会前已投入的资金的情形，本次募集资金未来使用将严格按照《监管规则适用指引——发行类第 7 号》第四条的相关规定。

(三) 本次募投项目中资本性支出与非资本性支出的具体构成及认定依据

1、本次募投项目中资本性支出与非资本性支出的具体构成及认定依据

本次募投项目中资本性支出与非资本性支出的具体构成如下：

单位：万元

项目名称	序号	投资明细	拟投入募集资金金额	投资占比	是否资本化
先进工艺平台超大规模 FPGA 芯片研发项目	1	资产投资	14,621.96	20.14%	是
	1.1	设备购置	6,959.11	9.59%	是
	1.2	IP 及软件使用费	7,662.85	10.55%	是
	2	产品开发费	57,978.63	79.86%	否
	2.1	研发人员工资	32,608.63	44.92%	否
	2.2	产品试制费	25,370.00	34.94%	否
	小计		72,600.58	100.00%	-
平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目	1	资产投资	13,314.05	24.82%	是
	1.1	设备购置	6,812.56	12.70%	是
	1.2	IP 及软件使用费	6,501.48	12.12%	是
	2	产品开发费	40,323.25	75.18%	否
	2.1	研发人员工资	30,203.25	56.31%	否
	2.2	产品试制费	10,120.00	18.87%	否
	小计		53,637.30	100.00%	-
募投项目合计	非资本性支出合计		98,301.88		
	拟投入募集资金金额		126,237.88		
	非资本性支出占比		77.87%		

公司本次募集资金的资本性支出主要为研发、测试设备的投入和 IP 及软件的投入，非资本性投资主要为研发人员工资和产品试制的费用。

公司本次募集资金非资本性支出金额为 98,301.88 万元，占本次募集资金总额的比例为 77.87%。本次募投非资本性支出超出募集资金总金额 30%的比例为 47.87%（即 60,430.51 万元），非资本性支出超出募集资金总金额 30%的部分均会被用于主营业务相关的研发投入，用于“先进工艺平台超大规模 FPGA 芯片研发项目”和“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”的建设。

2、公司符合“轻资产、高研发投入”认定，非资本性支出比例符合要求

根据《上海证券交易所发行上市审核规则适用指引第 6 号——轻资产、高研发投入认定标准（2026 年修订）》（以下简称“《6 号指引》”）的规定，具有轻资产、高研发投入特点的科创板上市公司，再融资募集资金用于补充流动资金和偿还债务的

比例超过募集资金总额的 30%。根据《6 号指引》第三条及第四条关于“轻资产、高研发投入”的认定标准要求，公司具有轻资产、高研发的特点，具体情况如下：

(1) 公司具有轻资产的特点

根据《6 号指引》第三条规定，上市公司最近一年末固定资产、在建工程、土地使用权、使用权资产、长期待摊费用以及其他通过资本性支出形成的实物资产合计占总资产比重不高于 20%的，可以认定为具有轻资产特点。

截至 2025 年末，公司关于《6 号指引》第三条轻资产认定标准的主要科目符合情况如下：

单位：万元

资产科目	账面价值	资产形态
1、固定资产		-
电子设备	447.57	实物资产
器具、工具	3,358.25	实物资产
办公家具	5.82	实物资产
2、使用权资产		-
房屋及建筑物	1,186.01	实物资产
3、无形资产		-
软件、IP 授权	1,245.86	非实物资产
4、长期待摊费用		-
办公室装修费	274.82	实物资产
其他长期待摊费用	44.03	非实物资产
实物资产合计	5,272.47	/
期末总资产	113,168.02	/
实物资产占总资产比重	4.66%	/

截至 2025 年末，公司固定资产、在建工程、土地使用权、使用权资产、长期待摊费用以及其他通过资本性支出形成的实物资产合计占总资产比重为 4.66%，低于 20%，符合《6 号指引》第三条关于轻资产认定标准。

(2) 公司具有高研发投入的特点

根据《6 号指引》第四条规定，科创板上市公司同时符合下列指标的，可以认定

为具有高研发投入特点：（一）最近三年平均研发投入占营业收入比例不低于 15%或者最近三年累计研发投入不低于 3 亿元；（二）最近一年研发人员占当年员工总数的比例不低于 10%。

报告期内，公司不存在研发费用资本化情况。公司研发投入计算口径为各期研发费用（扣除当期股份支付金额）。报告期内，公司研发投入占营业收入比重情况如下表所示：

单位：万元

项目	2025 年度	2024 年度	2023 年度	平均值
研发投入	34,447.50	38,537.82	36,571.84	36,519.05
营业收入	51,999.65	65,181.69	70,078.59	62,419.98
研发投入占营业收入比例	66.25%	59.12%	52.19%	58.51%
最近三年累计研发投入总额				109,557.15

报告期内，公司平均研发投入占营业收入比例为 58.51%，高于 15%；累计研发投入 10.96 亿元，高于 3 亿元，符合《6 号指引》第四条之第（一）款规定的认定标准；2025 年末，研发人员占当年员工总数的比例为 81.98%，高于 10%，符合《6 号指引》第四条之第（二）款规定的认定标准。因此，公司符合《6 号指引》第四条关于高研发认定标准。

综上，公司符合“轻资产、高研发投入特点”认定，非资本性支出比例符合要求。

六、结合货币资金及交易性金融资产持有情况等，说明公司本次融资规模的合理性

综合考虑公司可自由支配资金金额、拟投资项目情况、未来三年预计自身经营情况及其他各项资金需求安排等，公司总体资金缺口 135,229.93 万元，具体测算过程如下：

单位：万元

项目	计算公式	金额（万元）
货币资金余额（2025 年 12 月 31 日）	A	6,460.73
易变现的各类金融资产余额（2025 年 12 月 31 日）	B	31,140.10
使用受限货币资金（2025 年 12 月 31 日）	C	-

项目	计算公式	金额（万元）
前募未使用资金	D	-
可自由支配资金合计	$E=A+B-C-D$	37,600.83
未来期间经营性现金流入净额	F	-34,272.34
最低现金保有量	G	32,877.02
未来期间新增最低现金保有量需求	H	36,164.72
已审议的投资项目资金需求 ¹	I	69,516.68
未来期间资金需求合计	$J=G+H+I$	138,558.41
总体资金缺口	$L=J-E-F$	135,229.93

注 1：已审议的投资项目资金需求中不包括募投项目中研发人员工资的部分，相关部分已包含在未来经营活动现金流入净额预计中；

注 2：上述相关假设及预估的财务数据仅用于本次资金缺口测算，不构成公司的盈利预测，不代表对公司未来业绩任何形式的保证。

（一）可自由支配资金余额

截至 2025 年末，公司货币资金余额为 6,460.73 万元。交易性金融资产余额为 31,140.10 万元，上述资金合计为 37,600.83 万元。公司不存在受限货币资金，前次募集资金已使用完毕。据此测算，公司可自由支配的资金余额为 37,600.83 万元。

（二）未来期间经营性现金流入净额

公司采用以报告期内财务数据为基础，综合考虑历史上销售商品、提供劳务收到的现金以及购买商品、接受劳务支付的现金等分别与营业收入、营业成本的关系，采用直接法对未来期间经营性现金流入净额进行测算。

1、营业收入与营业成本预计

对于营业收入的预计，2026 年第一季度，公司实现营业收入 16,556.08 万元，较上年同期增长 77.46%，结合目前市场需求情况与未来发展趋势，基于谨慎性原则，假设公司未来三年的营业收入按 40.00%、25.00%和 20.00%的增长率保持增长，则 2026 年至 2028 年的营业收入分别为 72,799.51 万元、90,999.39 万元和 109,199.27 万元。

对于毛利率的预计，报告期内，公司综合毛利率分别为 38.36%、34.38%和 43.00%。基于公司报告期内主要产品的毛利率情况，结合目前市场需求情况与未来发展趋势，基于谨慎性原则，假设公司未来三年的毛利率为 38.00%。

基于上述假设，公司未来三年的营业收入和营业成本情况如下：

单位：万元

项目	2026 年度	2027 年度	2028 年度
营业收入	72,799.51	90,999.39	109,199.27
营业成本	45,135.70	56,419.62	67,703.55

注：上述相关假设及预估的财务数据仅用于本次资金缺口测算，不构成公司的盈利预测，不代表对公司未来业绩任何形式的保证。

2、经营活动现金流入预计

报告期内，公司销售商品、提供劳务收到的现金总额占营业收入总额的比例为 99.81%，假设 2026 年至 2028 年该比例保持在 99.81%。

报告期内，公司收到的税费返还总额占营业收入总额比例为 0.51%，假设 2026 年至 2028 年该比例保持在 0.51%。

报告期内，公司收到其他与经营活动有关的现金总额占营业收入总额的比例为 5.59%，假设 2026 年至 2028 年该比例保持在 5.59%。

3、经营活动现金流出预计

报告期内，公司购买商品、接受劳务支付的现金总额占营业成本总额的比例为 98.32%，假设 2026 年至 2028 年该比例保持在 98.32%。

公司预计未来每年支付给职工以及为职工支付的现金将在 2025 年的基础上以 10.00% 的速度增长，测算结果分别为 33,955.88 万元、37,351.46 万元和 41,086.61 万元。

报告期内，公司支付的各项税费总额占营业收入总额比例为 1.11%，假设 2026 年至 2028 年该比例保持在 1.11%。

报告期内，公司支付的其他与经营活动有关的现金总额占营业收入总额比例为 15.22%，假设 2026 年至 2028 年该比例保持在 15.22%。

基于以上假设及预估的财务数据测算的未来三年公司经营活动现金流入净额合计约为-34,272.34 万元，具体情况如下：

单位：万元

项目	2026 年度	2027 年度	2028 年度
营业收入	72,799.51	90,999.39	109,199.27

项目	2026 年度	2027 年度	2028 年度
营业成本	45,135.70	56,419.62	67,703.55
销售商品、提供劳务收到的现金	72,663.27	90,829.09	108,994.91
收到的税费返还	369.04	461.30	553.56
收到其他与经营活动有关的现金	4,069.92	5,087.40	6,104.88
经营活动现金流入小计	77,102.23	96,377.79	115,653.35
购买商品、接受劳务支付的现金	44,377.43	55,471.79	66,566.15
支付给职工以及为职工支付的现金	33,955.88	37,351.46	41,086.61
支付的各项税费	809.89	1,012.36	1,214.83
支付其他与经营活动有关的现金	11,082.48	13,853.10	16,623.73
经营活动现金流出小计	90,225.68	107,688.72	125,491.32
经营活动产生的现金流量净额	-13,123.45	-11,310.93	-9,837.97
2026 年至 2028 年经营活动现金流量净额合计	-34,272.34		

注：上述相关假设及预估的财务数据仅用于本次资金缺口测算，不构成公司的盈利预测，不代表对公司未来业绩任何形式的保证。

（三）2025 年末最低现金保有量

最低现金保有量系公司为维持其日常营运所需要的最低货币资金金额，以应对客户回款不及时的情况，及支付供应商货款、员工薪酬、税费等短期付现成本。为保证公司平稳运行，确保在客户未及时回款的情况下公司基本性的现金支出需要能够得到满足。报告期内，公司可自由支配资金余额除以各期月均经营活动现金支出分别为 6.22 个月、5.40 个月和 6.86 个月，平均为 6.18 个月。具体如下：

单位：万元

项目	计算公式	2023 年度	2024 年度	2025 年度
可使用资金	A	65,703.74	42,959.13	37,600.83
前次募集资金余额	B	10,346.59	14,067.95	-
可自由支配的资金	C=A-B	55,357.15	28,891.18	37,600.83
经营活动现金流出小计	D	106,765.99	64,194.21	65,754.31
月均经营活动现金支出	E=D/12	8,897.17	5,349.52	5,479.53
覆盖月份数	F=C/E	6.22	5.40	6.86
平均覆盖月份		6.18		

根据公司目前可自由支配的资金覆盖的情况，结合公司经营管理经验、现金收支

以及未来三年公司经营情况等，基于谨慎性原则，假设最低现金保有量为公司 5 个月的经营活 动现金流 出资金。报告期内，公司月均经营活 动现金流 出为 6,575.40 万元，据此测算，2025 年末公司最低现金保有量为 32,877.02 万元。

（四）未来期间新增最低现金保有量需求

最低现金保有量需求与公司经营规模相关，假设最低现金保有量的增速与营业收入增速一致。结合目前市场需求情况与未来发展趋势，基于谨慎性原则，假设公司未来三年的营业收入按 40.00%、25.00%、20.00% 的增长率保持增长。基于以上假设，公司未来三年新增最低现金保有量需求为 43,397.66 万元，具体测算过程如下：

单位：万元

项目	计算公式	计算结果
2025 年末最低现金保有量	A	32,877.02
2026 年营业收入假设增长率	B	40.00%
2027 年营业收入假设增长率	C	25.00%
2028 年营业收入假设增长率	D	20.00%
未来三年末最低现金保有量	$E=A*(1+B)*(1+C)*(1+D)$	69,041.73
未来三年新增最低现金保有量	$F=E-A$	36,164.72

注：上述相关假设仅用于本次资金缺口测算，不构成公司的盈利预测，不代表对公司未来业绩任何形式的保证。

（五）未来三年偿还有息债务的利息

截至 2025 年末，公司无有息负债，假设未来三年公司不新增借款，未来三年不存在偿还有息债务的利息。

（六）已审议的投资项目资金需求

截至本回复出具之日，公司已经董事会审议的重大投资项目为本次募集资金投资项目。本次募投项目所需总投资金额为 132,328.56 万元，分别为“先进工艺平台超大规模 FPGA 芯片研发项目”拟投资 73,522.90 万元和“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”拟投资 58,805.66 万元。考虑到本次两个募投项目的主要投入为研发人员薪酬，合计 62,811.88 万元，对应研发人员主要通过现有人员调用为主，而公司员工薪酬金额已在未来期间经营性现金流量中进行了预测，故在已审议的投资项目资金需求中不包括募投项目中研发人员薪酬金额。除募投项目中研发人员薪酬金额之

外，公司已审议的投资项目资金需求为 69,516.68 万元。

公司所处行业为典型的技术密集型行业，具有投资周期长、研发投入大的特点。综合考虑本次募投项目实施的必要性，以及公司可自由支配资金、未来三年经营性现金净额和未来资金需求等情况，公司目前的资金缺口为 135,229.93 万元，超过本次募集资金总额 126,237.88 万元，本次募集资金规模具有合理性。

七、结合公司相关产品单价、毛利率等主要指标的测算依据，说明本次募投项目效益测算的谨慎性，报告期内持续亏损的背景下加大研发对公司未来业绩的主要影响

(一) 结合公司相关产品单价、毛利率等主要指标的测算依据，说明本次募投项目效益测算的谨慎性

公司本次募投项目中“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”涉及效益测算，其预计效益的测算依据、测算过程及谨慎性、合理性分析如下：

1、营业收入预测

本次募投“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”营业收入基于各个系列产品的预计销售数量乘以预计销售单价后加总得出。本项目建设期为 3 年，计算期（含建设期）为 10 年，预计在建设期第二年开始形成部分收入，随着项目的深入开展、产品型号规格的逐渐丰富和持续的客户导入，计算期初期项目营业收入规模快速增长，其后随着公司产品推出的年份增加，考虑产品迭代、市场竞争的影响，营业收入将在达到最高峰后逐年下降，符合行业惯例。计算期内，项目营业收入预测情况具体如下：

单位：万元

营业收入	T	T+1	T+2	T+3	T+4
FPGA 芯片	-	3,400.00	8,382.50	21,230.13	47,108.24
FPSoC 芯片	-	250.00	1,425.00	2,707.50	3,429.50
合计	-	3,650.00	9,807.50	23,937.63	50,537.74
营业收入	T+5	T+6	T+7	T+8	T+9
FPGA 芯片	62,824.15	74,655.93	73,438.46	66,094.61	59,485.15
FPSoC 芯片	3,429.50	3,429.50	3,086.55	2,777.90	2,500.11
合计	66,253.65	78,085.43	76,525.01	68,872.51	61,985.25

（1）销售单价预测

公司本募产品销售单价系参考公司现有同类产品或同行业可比公司产品的销售单价，综合客户需求调研、市场意向合作沟通情况、行业未来发展趋势以及成本等因素进行合理估算确定。考虑到行业技术迭代、市场竞争等因素，计算期初期产品销售单价逐年下降，计算期后期产品销售单价维持稳定，符合行业惯例。

本募产品定价与公司现有类似产品报告期内均价差异主要系产品规模、性能存在差异，具体对比过程已申请豁免披露。

综上，公司本募产品单价预测具有谨慎性、合理性。

（2）销售数量预测

本募产品销量系综合考虑未来下游市场情况、潜在客户需求、公司产品竞争优势、公司的销售策略等因素，结合公司自身业务发展规划情况等进行合理估算确定。随着项目的深入开展、产品型号规格的逐渐丰富和持续的客户导入，计算期初期项目销售数量快速增长，其后随着公司产品推出的年份增加，考虑产品迭代、市场竞争的影响，销售数量将在达到最高峰后逐年下降，符合行业惯例。

“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”聚焦于平面工艺节点 FPGA、FPSoC 芯片产品矩阵拓展，平面工艺节点 FPGA、FPSoC 芯片在性能、功耗及成本等方面较为平衡，市场应用范围广泛，同时该领域亦为国产替代的主战场之一，国内 FPGA 企业在该领域已实现规模化出货。经过十余年的技术积累，公司在平面工艺节点具有领先优势，推出了多款旗舰产品并受到市场广泛认可，国内出货量领先，随着国产替代的持续推进和下游市场规模的增长，公司产品销量和市占率有望持续提升，公司募投项目产品销量测算具有合理性。

2、营业成本预测及毛利率情况

（1）营业成本预测

募投产品营业成本包括芯片生产过程中晶圆制造、封装和测试费用等。本次募投产品的营业成本由销售数量乘以单颗芯片成本得出。其中，销售数量与营业收入的测算依据一致；单颗芯片成本主要受单位晶圆成本、单位封测成本影响。单位晶圆成本

与芯片产品制程、产品尺寸、供应商、良率密切相关，公司本募产品单位晶圆成本系基于同供应商类似制程单片晶圆成本，结合芯片尺寸、良率等计算得到。单位封测成本与芯片尺寸、采用的特殊封装工艺、测试时长密切相关，公司本募产品单位封测成本系基于现有类似产品结合具体产品尺寸、工艺、测试节点等计算得到。

与营业收入类似，随着本募项目的深入开展、产品型号规格的逐渐丰富和持续的客户导入，计算期初期项目营业成本快速增长，其后随着公司产品推出的年份增加，考虑产品迭代、市场竞争的影响，营业成本将在达到最高峰后逐年下降，符合行业惯例。计算期内，项目营业成本预测情况具体如下：

单位：万元

营业成本	T	T+1	T+2	T+3	T+4
FPGA 芯片	-	2,051.00	5,220.40	13,454.06	30,280.77
FPSoC 芯片	-	145.00	826.50	1,570.35	1,989.11
合计	-	2,196.00	6,046.90	15,024.41	32,269.88
营业成本	T+5	T+6	T+7	T+8	T+9
FPGA 芯片	40,433.32	48,046.68	47,314.55	42,583.09	38,324.78
FPSoC 芯片	1,989.11	1,989.11	1,790.20	1,611.18	1,450.06
合计	42,422.43	50,035.79	49,104.75	44,194.27	39,774.84

对于本募产品单位成本，随着产品产销量扩大，芯片制造良率逐渐提高，计算期初期产品单位成本逐年下降，计算期后期产品单位成本维持稳定，符合行业惯例。本募产品单位成本与公司现有类似产品报告期内平均成本差异主要系产品规模、测试工艺、尺寸存在差异，具体对比过程已申请豁免披露。

综上，公司本募产品单位成本预测具有谨慎性、合理性。

(2) 毛利率情况

“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”计算期整体毛利率和公司报告期内毛利率、可比公司报告期内毛利率情况对比如下：

募投项目计算期整体毛利率	36.07%
复旦微电新一代 FPGA 平台开发及产业化项目	42.57%
复旦微电智能化可重构 SoC 平台开发及产业化项目毛利率	56.70%

主体及业务名称	2025 年度毛利率	2024 年度毛利率	2023 年度毛利率
复旦微电 FPGA 及其他产品业务	74.82%	75.50%	85.49%
紫光国微特种集成电路业务板块	70.26%	71.69%	73.22%
发行人 FPGA & FPSoC 芯片整体	40.31%	31.98%	35.26%

注：紫光国微 FPGA 芯片业务属于其年报披露的特种集成电路业务板块

“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目” 与公司报告期内 FPGA & FPSoC 芯片整体平均毛利率基本一致；本次募投项目及公司 FPGA & FPSoC 芯片整体毛利率低于报告期内复旦微电 FPGA 及其他产品业务、紫光国微特种集成电路业务板块毛利率主要系复旦微电、紫光国微产品主要应用于高可靠等特定领域，毛利率水平普遍较高。公司募投项目与复旦微电前次可转债 FPGA、FPSoC 相关募投项目毛利率均值差异较小，主要系复旦微电前次可转债拟重点拓展 FPGA、FPSoC 智能座舱、视频监控、医学影像、网络通信等工业应用领域同时兼顾高可靠领域，与发行人募投项目应用领域具有重合部分。综上，公司本募产品毛利率预测具有谨慎性、合理性。

3、销售费用及管理费用

本项目销售费用主要为人工薪酬，人工薪酬按照项目计算期每年所需销售人员人数乘以年平均薪酬进行测算，销售费用中的其他费用按照报告期内占销售费用的类似比重进行测算。报告期内，人力成本占销售费用的比重分别为 68.79%、77.85%、76.02%，因本项目效益测算时点系 2026 年年初，2025 年度数据尚未审定，故本项目人力成本占销售费用的比例采用 2023 年度、2024 年度对应比例均值取整 73.00%进行测算。报告期内，销售人员平均薪酬分别为 66.88 万元、71.23 万元、76.07 万元，本项目计算期第一年销售人员年平均薪酬按照 2023 年度、2024 年度销售人员薪酬均值 69.05 万元进行测算，计算期内工资按每年 4.00%幅度增长。销售费用具体测算情况如下：

单位：万元

销售费用	T	T+1	T+2	T+3	T+4
人员薪酬	207.15	215.44	373.42	466.03	565.45
其中：销售人员数量（人）	3.00	3.00	5.00	6.00	7.00
年平均薪酬	69.05	71.81	74.68	77.67	80.78
其他销售费用	76.62	79.68	138.12	172.37	209.14
合计	283.77	295.12	511.54	638.40	774.59

销售费用	T+5	T+6	T+7	T+8	T+9
人员薪酬	588.07	611.59	636.06	567.00	491.40
其中：销售人员数量（人）	7.00	7.00	7.00	6.00	5.00
年平均薪酬	84.01	87.37	90.87	94.50	98.28
其他销售费用	217.51	226.21	235.25	209.71	181.75
合计	805.57	837.80	871.31	776.71	673.15

与销售费用类似，本项目管理费用主要为人工薪酬，人工薪酬按照项目计算期每年所需管理人员人数乘以年平均薪酬进行测算，管理费用中的其他费用按照报告期内占管理费用的类似比重进行测算。报告期内，人力成本占管理费用的比重分别为54.09%、62.65%、58.21%，因本项目效益测算时点系2026年年初，2025年度数据尚未审定，故本项目人力成本占管理费用的比例采用2023年度、2024年度对应比例均值取整58.00%进行测算。报告期内，管理人员平均薪酬分别为66.88万元、49.91万元、54.00万元，本项目计算期第一年管理人员年平均薪酬按照2023年度、2024年度管理人员薪酬均值51.92万元进行测算，计算期内工资按每年3.00%幅度增长。管理费用具体测算情况如下：

单位：万元

管理费用	T	T+1	T+2	T+3	T+4
人员薪酬	155.76	160.43	165.25	170.20	175.31
其中：管理人员数量（人）	3.00	3.00	3.00	3.00	3.00
年平均薪酬	51.92	53.48	55.08	56.73	58.44
其他管理费用	112.79	116.18	119.66	123.25	126.95
合计	268.55	276.61	284.91	293.45	302.26
管理费用	T+5	T+6	T+7	T+8	T+9
人员薪酬	180.57	185.99	191.57	197.31	203.23
其中：管理人员数量（人）	3.00	3.00	3.00	3.00	3.00
年平均薪酬	60.19	62.00	63.86	65.77	67.74
其他管理费用	130.76	134.68	138.72	142.88	147.17
合计	311.33	320.66	330.28	340.19	350.40

综上，公司本募销售费用、管理费用预测具有谨慎性、合理性。

4、研发费用

研发费用主要包括研发人员工资、设备折旧费用、IP 及软件使用费、流片费用、测试验证费用、场地租赁费用等。

本项目建设期的研发人员薪酬测算参见本回复之“1、关于募投项目”之“五、公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据”之“（一）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性”之“2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”之“（3）研发人员工资”，项目达到预定可使用状态后所需研发人员数量大幅减少，研发人员主要负责已量产芯片维护、开展解决方案、应用开发、测试优化等工作，根据以往项目经验，本次募投项目计算期第四年至第六年所需研发人员分别为 30 人/年、25 人/年、20 人/年，第七年至第十年所需研发人员均为 15 人/年，对应人员薪酬按照计算期第三年研发人员人均薪酬考虑每年 5.00%的涨幅计算。

本项目计算期设备折旧费用按照项目建设期购买的硬件设备金额并参考公司当前同类资产的折旧政策按照年限平均法进行测算，其中电子设备折旧年限为 3 年、其他设备折旧年限为 5 年，残值率均为 0%。本项目建设期设备购置测算参见本回复之“1、关于募投项目”之“五、公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据”之“（一）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性”之“2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”之“（1）设备购置”。

本项目计算期 IP 及软件使用费按照项目建设期购买的 IP 及软件使用权金额并参考公司当前同类无形资产、长期待摊费用的摊销政策进行测算，其中无形资产摊销年限为 3 年、长期待摊费用按照合同约定摊销至各年。本项目建设期 IP 及软件使用费测算参见本回复之“1、关于募投项目”之“五、公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及

认定依据”之“（一）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性”之“2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”之“（2）IP 及软件使用费”。

本项目仅建设期存在流片费用，对应测算参见本回复之“1、关于募投项目”之“五、公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据”之“（一）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性”之“2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”之“（4）产品试制费”。

本项目建设期测试验证费测算参见本回复之“1、关于募投项目”之“五、公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性，是否存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据”之“（一）公司本次募投项目的投资构成，各项目试制投资、IP 及软件使用费、人员费用等具体用途及规划资金的合理性”之“2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”之“（4）产品试制费”，项目达到预定可使用状态后对应测试验证大幅减少，仅进行已量产芯片维护、测试优化等工作，根据以往项目经验，本次募投项目计算期第四年至第十年测试验证费按照每年 50 万元测算。

本项目场地租赁费用按照对应期间研发人员数量、人均使用面积及租赁单价计算得到，其中人均使用面积和租赁单价参考历史期间情况确定。

5、税金及附加

项目税收参照公司现有水平和税率。其中，销售增值税按 13%计提；城市维护建设税、教育费附加税、地方教育附加分别按照增值税的 7%、3%、2%进行计提。公司目前为亏损状态，预计计算期内持续存在未弥补亏损，直至累计可抵扣亏损弥补前，公司无需缴纳企业所得税。

6、募投项目效益评价

根据上述收入、成本、费用、税金等预测情况，“平面工艺平台 FPGA & FPSoC

芯片升级和产业化项目”税后内部收益率为 18.00%，税后静态投资回收期（含建设期）为 7.22 年。与近期芯片设计公司募投项目效益评价指标对比如下：

证券简称	项目名称	内部收益率	投资回收期（年）
复旦微电 2023 年度 向不特定对象发行可 转换公司债券	新一代 FPGA 平台开发及产业化项目	18.01%	7.76
	智能化可重构 SoC 平台开发及产业化项目	18.02%	7.81
乐鑫科技 2025 年度 向特定对象发行股票	Wi-Fi 7 路由器芯片研发及产业化项目	21.48%	6.57
	Wi-Fi 7 智能终端芯片研发及产业化项目	21.25%	6.62
	基于 RISC-V 自研 IP 的 AI 端侧芯片研发及产业化项目	22.31%	6.31
芯原股份 2024 年度 向特定对象发行股票	面向 AIGC、图形处理等场景的新一代 IP 研发及产业化项目	19.28%	6.18
本次募投项目		18.00%	7.22

如上表所示，本次募投项目测算内部收益率及项目投资回收期与芯片设计公司类似产业化项目无重大差异，处于合理范围。

综上，“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”项目效益测算较为谨慎、合理。

（二）报告期内持续亏损的背景下加大研发对公司未来业绩的主要影响

本次募投项目是公司未来主要研发方向，本次募投项目实施后所产生的研发相关费用、折旧及摊销等支出为公司未来主要的研发投入。公司本次募集项目“先进工艺平台超大规模 FPGA 芯片研发项目”和“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”建设期均为 3 年，“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”计算期（含建设期）为 10 年。计算期内，两募投项目实施对公司经营业绩的主要影响预测如下：

单位：万元

测算	T	T+1	T+2	T+3	T+4
平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目 营业收入	-	3,650.00	9,807.50	23,937.63	50,537.74
两项目研发费用合计	27,123.56	39,434.80	45,869.99	5,158.60	3,263.60
研发费用占比	-	1080.41%	467.70%	21.55%	6.46%
两项目净利润合计	-27,974.30	-38,840.94	-43,189.25	910.25	12,076.04
测算	T+5	T+6	T+7	T+8	T+9

平面工艺平台 FPGA & FPGSoC 芯片升级和产业化项目营业收入	66,253.65	78,085.43	76,525.01	68,872.51	61,985.25
两项目研发费用合计	2,124.35	1,318.68	359.94	-	-
研发费用占比	3.21%	1.69%	0.47%	-	-
两项目净利润合计	18,896.62	24,085.19	24,332.91	22,027.53	19,638.27

注：研发费用仅考虑使用募集资金投入部分，与拟投入募集资金总额的差异为增值税

由上表可知，计算期初期（T-T+2）由于营业收入尚未完全体现，研发费用较高，导致募投项目预计净利润为负值，在项目投入初期，公司需要承担一定的成本压力。其后随着募投项目推进和客户导入，预计营业收入显著增加，研发费用占营业收入的比例显著降低，净利润由负转正，并呈现快速增长趋势，公司开始获得投资效益，生产经营状况得到显著改善。

同时，公司本次募投项目计算期内研发费用峰值为 T+2 年 45,869.99 万元，与公司最近三年的年平均研发费用 36,420.29 万元相比不存在显著增加。自本次募投项目实施第 4 年起募投项目研发费用占营业收入的比例即开始低于公司最近三年整体研发费用率 58.35%，因此本次募投项目的实施对公司整体业绩的影响强度和期间均较为有限。

公司募投项目的实施将进一步提升公司的技术实力、丰富公司产品矩阵、巩固公司竞争优势，有利于公司可持续发展。伴随下游需求复苏，公司营业收入连续四个季度实现环比增长，2026 年第一季度营业收入同比上升 77.46%，归属于上市公司股东的净利润亏损同比收窄 32.43%。因此，基于公司的研发投入规划及现有业务经营情况稳中向好，预计本次募投项目的实施不会对公司的业绩产生重大负面影响。

八、请保荐机构进行核查并发表明确意见，请申报会计师对问题（4）至（7）进行核查并发表明确意见

（一）核查程序

针对上述问题，保荐机构执行了如下核查程序：

1、通过访谈发行人管理层、查阅本次募集资金投资项目的可行性研究报告、相关行业研究报告、发行人首次公开发行招股说明书及年度报告等其他公开披露资料，了解本次募投项目规划的产品设计、技术路径、目标客户群体、行业变化趋势、未来市场前景和增长空间、本次募投项目的主要考虑因素等情况；了解前次募投项目的产品、

技术、行业、客户群体等情况，并对本次募投项目及前次募投项目的建设内容进行对比分析；

2、通过访谈发行人管理层、查阅本次募集资金投资项目的可行性研究报告、发行人披露的定期报告及行业研究报告等公开资料、获取发行人在手订单和与下游客户的沟通记录等资料，了解公司主营业务及产品、行业空间与竞争格局、市场地位、竞争优势劣势、技术及人才储备、本次募投项目研发基础及客户基础与当前募投项目实施进度；

3、查阅发行人前次募投项目内部投资结构变更的公告和对应董事会、监事会会议文件，核查募投项目变更前后非资本性支出的占比情况；

4、查阅发行人本次募投项目的投资明细表，核查项目具体投资构成和金额明细，复核本次募集资金中资本性支出、非资本性支出构成以及占比情况；结合《证券期货法律适用意见第18号》《监管规则适用指引——发行类第7号》《上海证券交易所发行上市审核规则适用指引第6号——轻资产、高研发投入认定标准（2026年修订）》等相关法律法规和规范性文件，核查本次募投项目是否符合监管要求；

5、查阅发行人报告期内主要财务数据、截至报告期期末的货币资金余额、交易性金融资产余额，测算未来期间经营性现金流入净额、最低现金保有量、未来期间新增最低现金保有量需求、已审议的投资项目资金需求等，分析资金缺口，分析本次融资规模的合理性；

6、查阅本次募投项目的可行性研究报告、行业研究报告、同行业可比公司募集说明书等相关披露文件，取得了本次募投项目测算底稿，对各项投资构成的测算依据和测算过程进行了复核和分析，访谈发行人管理层，了解和分析募投项目效益测算的合理性、募投项目实施对公司业绩的主要影响；

7、查阅公司报告期内审计报告，对本次募投项目的效益测算指标与公司现有业务经营情况进行对比，分析本次募投效益测算指标的合理性。

（二）核查结论

经核查，保荐机构认为：

1、本次募投项目系在公司现有业务和前次募集资金项目的基础上对产品进行迭代、

优化和升级，与公司现有主营业务及发展路线联系紧密，有利于进一步丰富公司产品矩阵、增加创新功能、提升产品性能，推动国产工艺技术升级，实现应用领域和客户的拓展。公司本次募投项目的目标市场具有较为广阔的成长空间，募投项目的研发和产业化路线符合行业发展趋势和下游客户需求，与公司自身经营规划保持一致，在 FPGA 芯片国产替代需求日益提升的背景下具有较强的必要性；

2、公司本次先进工艺平台超大规模 FPGA 芯片研发项目具有较为充分的技术资源和研发人才储备，在研发重难点方面已具备技术基础和相关保障措施，公司已与主要 IP 及设备供应商建立了良好的合作关系，项目实施不存在重大不确定性；

3、公司本次平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目已完成前期产品立项规划、产品可行性分析、产品计划阶段，正在稳步推进芯片开发工作和研发重难点攻克，项目实施不存在重大不确定性；本次项目与公司现有主营业务在产品形态、技术体系、客户群体及应用场景等方面具备高度的相关性与深度协同性，是公司现有主营业务的深化、升级与战略延伸，募集资金使用规划符合投向主业相关要求，不存在投向非主营业务的情形；本次项目产业化过程推进顺利，目标市场具有较为广阔的增长空间 and 市场需求，发行人已在相应领域具备一定的竞争优势，客户储备充足，且已为本次募投项目产品的产能消化制定了相关措施，本次募投项目的产业化和产能规划具有合理性；

4、公司已说明前次募投项目变更前后非资本性支出的占比情况；

5、公司本次募投项目的投资构成，各项目设备购置费、IP 及软件使用费、研发人员工资、产品试制费等支出用于研发及生产的具体构成、用途及规划资金具有合理性，公司不存在本次董事会前已投入的情形，本次募投项目中资本性支出与非资本性支出的具体构成及认定依据符合《证券期货法律适用意见第 18 号》《监管规则适用指引——发行类第 7 号》《上海证券交易所发行上市审核规则适用指引第 6 号——轻资产、高研发投入认定标准（2026 年修订）》等相关法律法规和规范性文件的要求，公司符合“轻资产、高研发投入”认定，本次募投非资本性支出超过募集资金总额 30%的部分均会被用于主营业务相关的研发投入；

6、结合货币资金及交易性金融资产持有情况及资金缺口测算，公司本次融资规模具有合理性；

7、本次募投项目效益测算具有谨慎性和合理性；本次募投项目的实施不会对公司的未来业绩产生重大负面影响。

2、关于经营情况等

根据申报材料：（1）2023-2025年，公司营业收入分别为7.01亿元、6.52亿元、5.20亿元，扣非后归母净利润分别为-2.27亿元、-2.40亿元、-3.04亿元；（2）2023-2025年，公司研发费用分别为3.84亿元、3.64亿元、3.45亿元；（3）2023-2025年，公司资产减值损失分别为-2,419.29万元、-4,934.85万元、-1.03亿元，主要系存货跌价损失及合同履约成本减值损失；（4）报告期内，公司经营活动现金流净额分别为-1.93亿元、-6,193.53万元和-1.29亿元。

请发行人说明：（1）公司所属行业发展及下游需求变化等因素对公司业绩的具体影响，并结合公司产品划分、应用领域及主要客户情况，说明公司收入及利润连续下滑的原因及合理性，相关因素对公司业绩的持续影响，是否与同行业可比公司存在重大差异；（2）公司研发费用构成及变动情况，目前已形成和预计形成的研发成果情况，研发费用和研发项目进展阶段是否匹配，与同行业可比公司是否存在重大差异；（3）2025年公司存货跌价准备大幅增加的原因，是否存在主要产品滞销或库龄较长的情形，并结合存货的构成、库龄变化、期后结转、同行业可比公司情况等，说明公司存货跌价准备计提的充分性；（4）结合经营活动现金流情况及可自由支配资金余额等情况，说明公司是否存在经营及偿债风险以及公司采取的应对措施；（5）截至最近一期末公司持有的财务性投资情况，本次发行董事会决议日前六个月至今新投入和拟投入的财务性投资。

请保荐机构和申报会计师进行核查并发表明确意见。

回复

一、公司所属行业发展及下游需求变化等因素对公司业绩的具体影响，并结合公司产品划分、应用领域及主要客户情况，说明公司收入及利润连续下滑的原因及合理性，相关因素对公司业绩的持续影响，是否与同行业可比公司存在重大差异

（一）公司所属行业发展及下游需求变化等因素对公司业绩的具体影响

报告期各期，公司主营业务收入分别为69,954.88万元、64,717.18万元和51,080.09万元，归属于上市公司股东的净利润分别为-19,718.77万元、-20,514.18万元和-27,245.00万元，业绩整体呈下滑趋势。公司所属行业发展及下游需求变化等因素对公司业绩的具体影响如下：

首先，报告期内，全球及中国 FPGA 整体市场规模出现下滑调整。根据 Gartner 数据，全球 FPGA 市场规模从 2023 年约 89.66 亿美元下降至 2024 年约 56.78 亿美元；根据智研咨询数据，中国 FPGA 市场规模从 2022 年约 164.4 亿元下降至 2024 年约 129.8 亿元。FPGA 行业整体市场规模的下滑导致公司报告期内业绩呈现下滑。

其次，报告期内，公司终端客户需求出现波动。一方面，公司终端客户需求受到全球宏观局势变化等因素影响，2022 年前后，中美贸易摩擦背景下，全球供应链面临波动，半导体行业面临芯片短缺、交货期延长等问题，终端客户出于对供应链稳定性的担忧和规避后续关税调整的考虑，大幅增加 2022 年的 FPGA 芯片采购量，将 2023 年及以后年度的部分采购需求提前至 2022 年实施，导致 2022 年采购需求呈现阶段性爆发，进而造成报告期内终端客户需求减少。另一方面，网络通信领域系 FPGA 芯片最主要的下游应用领域之一，2023 年度网络通信领域收入占公司芯片产品销售收入的比例为 61.76%，占比较大。2023 年起，我国网络通信领域通信设备的部署进度逐渐放缓，具体而言，我国 5G 建设经过 2019 年至 2022 年的高速发展期后，已建成全球规模最大的 5G 网络，截至 2022 年底，我国累计建设开通 5G 基站 231.2 万站，网络底座已基本夯实，5G 建设进入存量优化、提质增效的新阶段，根据工业和信息化部发布数据显示，2023-2025 年我国新增 5G 基站数量分别为 106.5 万站、87.4 万站和 58.7 万站，新建 5G 基站增速放缓态势显著，网络通信领域的固定资产投资重心逐步转向算力、AI 等新兴领域，导致网络通信领域终端客户对 FPGA 芯片的增量需求减少。

综上，报告期内公司所处行业市场规模下滑和终端客户需求波动导致下游终端客户采购量减少，对公司业绩的具体影响体现为公司营业收入下降和综合毛利率波动，叠加公司为强化核心技术壁垒并构建多元化产品矩阵，持续保持高水平研发投入，使得公司归属于上市公司股东的净利润呈下降趋势。

（二）结合公司产品划分、应用领域及主要客户情况，说明公司收入及利润连续下滑的原因及合理性，相关因素对公司业绩的持续影响

1、公司产品划分情况对公司收入及毛利率的影响

（1）公司产品划分情况对公司收入的影响

报告期内，公司主营业务收入主要包括芯片销售收入（FPGA 产品、FPSoC 产品）及技术服务收入，其中 FPGA 产品主要包括 ELF 系列、PHOENIX 系列、EAGLE 系列

和 SWORDFISH 系列，FPSoC 产品主要包括 SWIFT 系列、EF2M45 系列和 Dragon 系列，技术服务主要包括软件模块开发服务、定制应用方案设计服务等。公司主要芯片产品系列产品介绍及应用领域如下：

产品类型	系列名称	产品介绍	应用领域
FPGA	PHOENIX	高性能中高逻辑规模 FPGA，集成 SerDes、DDR 等高速接口，主要用于实现数据协处理、协议处理、计算等功能。	网络通信、工业应用、数据中心、新能源与汽车电子等
	EAGLE	高性价比中低逻辑规模 FPGA，存储资源丰富，主要实现数据变换处理功能。	工业应用、网络通信、数据中心等
	ELF	低功耗低逻辑规模 FPGA，具有无需外部配置器件、高用户 IO 数量等优势，主要用于实现板级控制功能。	网络通信、工业应用、新能源与汽车电子、数据中心等
	SWORDFISH	最低功耗低逻辑规模 FPGA，小封装尺寸，支持 eDP、MIPI 等接口，主要用于实现消费级数据转换，系公司功耗最低的产品。	消费电子、工业应用等
FPSoC	SWIFT	小容量系统级 FPSoC，小封装尺寸，集成低逻辑规模 FPGA、RISC-V 处理器，支持 MIPI 接口，主要用于实现消费级数据转换。	消费电子、工业应用等
	DRAGON	中等容量系统级 FPSoC，集成中等逻辑规模 FPGA、双核 RISC-V 或 ARM 高性能处理器、DDR3\DDR4 高速存储接口、运算加速引擎，主要用于实现数据处理与业务管理等功能。	工业应用、新能源与汽车电子、数据中心等
	EF2M45	早期的小容量系统级芯片，集成低逻辑规模 FPGA、ARM 处理器核、ADC 模数转换器等硬核 IP，主要用于实现板级控制和配置管理等功能。	工业应用、消费电子等

报告期内，公司主营业务收入按产品结构分类的情况如下表所示：

单位：万元

项目	2025 年度		2024 年度		2023 年度	
	金额	比例	金额	比例	金额	比例
FPGA 产品	47,267.78	92.54%	57,935.77	89.52%	62,063.56	88.72%
FPSoC 产品	1,880.38	3.68%	4,276.25	6.61%	4,450.35	6.36%
技术服务	1,931.92	3.78%	2,505.16	3.87%	3,440.97	4.92%
合计	51,080.09	100.00%	64,717.18	100.00%	69,954.88	100.00%

报告期内，公司各芯片产品销量和平均单价情况如下表：

单位：万颗、元/颗

项目	2025 年度		2024 年度		2023 年度	
	销量	平均单价	销量	平均单价	销量	平均单价
FPGA 产品	3,139.57	15.06	3,219.61	17.99	2,001.78	31.00
FPSoC 产品	190.44	9.87	640.09	6.68	639.32	6.96

报告期各期，公司芯片销售收入分别为 66,513.91 万元、62,212.02 万元和 49,148.17 万元，占主营业务收入的比例分别为 95.08%、96.13%和 96.22%，是主营业务收入的主要来源。按产品划分来看，2024 年，公司主营业务收入较 2023 年下降 7.49%，主要原因系 PHOENIX 系列产品销售收入下降所致。2025 年，公司主营业务收入同比下降 21.07%，主要原因系 PHOENIX 系列、EAGLE 系列、SWORDFISH 系列和 SWIFT 系列产品销售收入下降所致。具体而言原因如下：

2024 年，公司 PHOENIX 系列销售收入较 2023 年呈下降趋势，主要原因系 PHOENIX 系列主要应用于网络通信领域，受下游网络通信行业客户需求波动影响显著，PHOENIX 系列产品销量呈波动下滑趋势，同时产品平均单价有所降低，共同导致该系列产品收入呈下降趋势。

2025 年，公司 PHOENIX 系列销售收入较 2024 年呈下降趋势，主要原因系当期下游网络通信领域终端客户需求恢复节奏相对平缓，上半年受下游客户库存调整延续影响，终端需求相对疲软，但下半年整体收入金额稳步增长，终端客户需求复苏趋势逐步明朗，同时由于产品销售结构变化，高单价产品销量下降，导致产品平均单价有所降低，虽销量小幅回升，但该系列产品收入呈下降趋势；EAGLE 系列芯片产品销售收入较 2024 年呈下降趋势，主要原因系受工业应用中的 LED 显示等领域需求疲软导致产品销量和产品平均单价同时降低所致；SWORDFISH 系列、SWIFT 系列芯片产品销售收入较 2024 年呈下降趋势，主要原因系受消费电子等领域需求疲软导致产品销量和产品平均单价同时降低所致。

(2) 公司产品划分情况对公司毛利率的影响

报告期内，公司主营业务收入按产品划分的毛利额和毛利率变化情况如下表：

单位：万元

项目	2025 年度			2024 年度			2023 年度		
	毛利额	毛利占比	毛利率	毛利额	毛利占比	毛利率	毛利额	毛利占比	毛利率
FPGA 产品	19,189.26	88.37%	40.60%	18,750.24	84.68%	32.36%	22,788.02	84.95%	36.72%
FPSoC 产品	620.54	2.85%	33.00%	1,147.13	5.18%	26.83%	664.70	2.48%	14.94%
技术服务	1,905.48	8.77%	98.63%	2,245.90	10.14%	89.65%	3,373.02	12.57%	98.03%
合计	21,715.28	100.00%	42.51%	22,143.27	100.00%	34.22%	26,825.74	100.00%	38.35%

报告期内，公司毛利额的主要来源是 FPGA 产品。公司毛利率的波动主要受产品价格、销售成本、产品结构等因素的影响，2024 年 FPGA 产品整体毛利率较 2023 年下降，主要系受网络通信领域终端客户需求变化影响，主要应用于网络通信领域且毛利率较高的 PHOENIX 系列产品主营业务收入 2024 年较 2023 年同比下降 64.16%；2025 年公司毛利率较 2024 年上升，主要系受行业产能释放影响，公司各主要产品系列平均成本下降，同时单价下降，但平均成本下降幅度大于单价下降幅度，推动公司各主要产品系列毛利率整体提升，同时受存货转销影响，前期已计提存货跌价准备的库存产品实现销售，转销的跌价准备冲减当期成本，进而对毛利率的提升形成正向贡献。

2、公司产品应用领域情况对公司收入及利润的影响

(1) 公司应用领域情况对公司收入的影响

报告期内，公司芯片产品销售收入按下游应用领域构成情况如下：

单位：万元

产品类别	2025 年度		2024 年度		2023 年度	
	金额	比例	金额	比例	金额	比例
网络通信	16,053.24	32.66%	24,867.06	39.97%	41,077.77	61.76%
工业应用	16,341.19	33.25%	20,062.36	32.25%	13,058.48	19.63%
新能源与汽车电子	7,911.75	16.10%	3,911.39	6.29%	2,691.22	4.05%
数据中心	3,721.75	7.57%	3,241.68	5.21%	1,788.86	2.69%
消费电子	1,681.56	3.42%	7,204.85	11.58%	5,828.98	8.76%
其他	3,438.67	7.00%	2,924.68	4.70%	2,068.60	3.11%
合计	49,148.17	100.00%	62,212.02	100.00%	66,513.91	100.00%

2024年，公司主营业务收入较2023年下降7.49%，主要原因系受网络通信行业发展阶段、客户需求及采购计划等因素变化，公司网络通信领域的销售收入出现下降所致。2025年，公司主营业务收入同比下降21.07%，主要原因系受网络通信、消费电子及工业应用中的LED显示等部分传统应用市场需求疲软等因素影响所致。同时。2025年公司加大了对重点客户、重点市场的攻关力度，积极布局新能源与汽车电子、数据中心等高增长赛道，当年实现连续三个季度环比稳健增长。具体原因如下：

2024年，公司网络通信领域的销售收入较2023年呈下降趋势，主要原因系受网络通信行业发展阶段、客户需求及采购计划等因素变化，导致公司PHOENIX系列等产品的采购量和单价均降低所致。

2025年，公司网络通信领域的销售收入较2024年呈下降趋势，主要原因系当期下游网络通信领域终端客户需求恢复节奏相对平缓，上半年受下游客户库存调整延续影响，终端需求相对疲软，但下半年整体收入金额稳步增长，终端客户需求复苏趋势逐步明朗；2025年工业应用领域产品销售收入较2024年呈下降趋势，主要系LED显示行业终端客户主要面向海外出口，2025年受国际贸易形势和出口国关税政策变化等因素影响，相关终端客户对公司EAGLE系列等产品的采购量下降所致；2025年消费电子领域产品销售收入较2024年呈下降趋势，主要系受消费电子行业环境变化导致终端客户的成本管控压力显著上升，选用更低成本的技术方案等因素影响，相关终端客户对公司SWIFT系列、SWORDFISH系列等产品的采购量下降所致。

（2）公司应用领域情况对公司毛利率的影响

报告期内，公司芯片销售收入按产品划分的毛利额和毛利率变化情况如下表：

单位：万元

项目	2025年度			2024年度			2023年度		
	毛利额	毛利占比	毛利率	毛利额	毛利占比	毛利率	毛利额	毛利占比	毛利率
网络通信	4,299.63	21.70%	26.78%	7,189.42	36.13%	28.91%	15,680.79	66.86%	38.17%
工业应用	6,590.36	33.27%	40.33%	4,454.35	22.39%	22.20%	3,357.62	14.32%	25.71%
新能源与汽车电子	4,289.48	21.65%	54.22%	1,998.35	10.04%	51.09%	1,516.95	6.47%	56.37%
数据中心	1,679.93	8.48%	45.14%	1,067.19	5.36%	32.92%	639.62	2.73%	35.76%
消费电子	571.62	2.89%	33.99%	3,427.97	17.23%	47.58%	689.97	2.94%	11.84%
其他	2,378.78	12.01%	69.18%	1,760.09	8.85%	60.18%	1,567.76	6.68%	75.79%

项目	2025 年度			2024 年度			2023 年度		
	毛利额	毛利占比	毛利率	毛利额	毛利占比	毛利率	毛利额	毛利占比	毛利率
合计	19,809.80	100.00%	40.31%	19,897.37	100.00%	31.98%	23,452.72	100.00%	35.26%

2024 年公司毛利率较 2023 年下降，主要系受终端客户需求变化影响，主要应用于网络通信领域且高毛利率的 PHOENIX 系列产品主营业务收入 2024 年较 2023 年同比下降 64.16%；2025 年公司毛利率较 2024 年上升，主要系受行业产能释放影响，公司各应用领域产品平均成本下降，同时单价下降，但平均成本下降幅度大于单价下降幅度，同时受存货转销影响，进一步使得各应用领域产品毛利率提升。

3、公司主要客户情况对公司收入及利润的影响

报告期各期，公司向主要客户的主营业务收入、比例和毛利率的具体情况如下：

单位：万元

期间	序号	客户名称	销售模式	主营业务收入	比例	毛利率
2025 年度	1	客户 A	经销	17,948.75	35.14%	31.49%
	2	客户 B	经销	10,165.33	19.90%	31.41%
	3	客户 C	经销	7,345.41	14.38%	57.07%
	4	客户 D	经销	3,689.72	7.22%	48.73%
	5	客户 E	经销	2,858.06	5.60%	52.55%
		合计		/	42,007.28	82.24%
2024 年度	1	客户 B	经销	22,334.14	34.51%	24.83%
	2	客户 A	经销	18,077.86	27.93%	31.37%
	3	客户 C	经销	4,017.50	6.21%	42.43%
	4	客户 F	经销	3,310.67	5.12%	71.15%
	5	客户 D	经销	3,002.30	4.64%	37.61%
		合计		/	50,742.47	78.41%
2023 年度	1	客户 A	经销	26,525.41	37.92%	39.18%
	2	客户 B	经销	24,468.63	34.98%	29.04%
	3	客户 E	直销	4,307.77	6.16%	25.32%
	4	客户 C	经销	4,115.71	5.88%	47.45%
	5	客户 G	直销	3,301.42	4.72%	96.52%
		合计		/	62,718.93	89.66%

注：上述销售金额根据受同一实际控制人控制下合并计算的口径进行列示。

报告期内，公司主要客户多为经销商。公司采取经销与直销相结合的销售模式，在此种模式下，由经销商负责对公司的部分客户进行维护与销售。由于目前公司正处于快速发展阶段，主要精力与资源仍聚焦于产品的研发，主要通过重点合作的经销商出货，因此公司主要客户的收入集中度较高，公司业绩变化受主要客户变化影响较大。

2024年，公司主营业务收入较2023年下降7.49%，主要原因系受网络通信行业发展阶段、客户需求及采购计划等因素变化，导致主要覆盖网络通信领域的经销商客户A的采购量降低所致。2025年，公司主营业务收入同比下降21.07%，主要原因系受网络通信、消费电子及工业应用中的LED显示等部分传统应用市场需求疲软等因素影响，导致主要覆盖相关领域的经销商客户B对公司产品的采购量降低所致。

报告期内，公司毛利率的波动主要受产品价格、销售成本、产品结构等因素的影响，2024年度公司毛利率较2023年度下降，主要系受终端客户需求结构变化影响，公司高毛利率的网络通信领域产品PHOENIX系列需求量下滑，导致主要覆盖网络通信领域的经销商客户A、客户B的采购量降低所致；2025年度公司毛利率较2024年度上升，主要系受行业产能释放影响，公司各应用领域产品平均成本下降，同时单价下降，但平均成本下降幅度大于单价下降幅度，推动公司产品毛利率整体提升，同时受存货转销影响，各主要客户的毛利率均有所提升。

4、公司收入及利润连续下滑具有合理性

由上文可知，报告期内，受公司所处行业市场规模下滑和终端客户需求波动影响，公司按产品划分、应用领域和主要客户划分的收入和毛利率水平发生变化，进而导致公司整体收入下滑、综合毛利率出现波动。同时，为强化核心技术壁垒并构建多元化产品矩阵，公司持续保持高水平的研发投入，使得报告期内期间费用率处于较高水平，公司归属于上市公司股东的净利润呈下降趋势。

5、相关因素对公司业绩不存在持续影响

首先，FPGA市场规模逐渐回升。2025年，FPGA行业逐步走出周期性调整低谷，迈入结构性需求驱动的复苏阶段，根据智研咨询数据，中国FPGA市场规模从2024年约129.8亿元增长至2025年约135.2亿美元。长期来看，随着全球经济逐步复苏、终端市场库存水平回归合理区间、新一代通信技术商用落地、人工智能与自动驾驶等新

兴领域需求持续释放，FPGA 市场将重回增长通道，行业发展前景广阔。根据智研咨询数据，预计到 2032 年，中国 FPGA 行业市场规模将增长至 298.9 亿元，2026 年至 2032 年年均复合增长率将达到 12.54%，保持高速增长的气势。公司作为国内领先的 FPGA、FPSoC 芯片供应商，业绩情况有望因行业发展和自身产品技术优势而逐渐复苏。

其次，终端客户需求复苏趋势逐步明朗。一方面，终端客户库存消化基本完成，采购需求逐步恢复至正常水平；另一方面，公司持续加大对重点客户、重点市场的攻关力度，前瞻布局新能源与汽车电子、数据中心等高增长赛道，带动公司 2025 年度收入实现连续三个季度环比稳健增长；随着下游终端需求持续回暖，2026 年第一季度，公司营业收入稳步进入增长阶段，实现营业收入 16,556.08 万元，同比增长 77.46%，连续四个季度实现环比增长，同时归属于上市公司股东的净利润亏损同比收窄 32.43%。2026 年 1-4 月，公司新签订单金额（不含税）为 5.06 亿元，下游应用领域主要覆盖网络通信、工业应用、新能源与汽车电子和数据中心。

综上，前述因素对公司业绩不存在持续影响。同时，公司针对报告期内净利润水平存在下滑且处于亏损状态的情况，已在募集说明书“重大事项提示”之“二、特别风险提示”之“（六）业绩下滑或亏损风险”中进行风险提示。

（三）报告期内，公司的业绩情况与同行业可比公司不存在重大差异

从公司所处行业来看，受地缘政治、宏观经济及行业需求等因素综合影响，半导体行业企业 2023 年至 2025 年整体业绩承压，可比公司营业收入均出现不同程度的下滑。从全球范围内来看，Xilinx（赛灵思）、Altera（阿尔特拉）、Lattice（莱迪思半导体）为全球 FPGA 行业龙头，且与发行人产品类型、下游应用场景相似，因此与发行人更具有可比性。2023 年至 2025 年，Xilinx（赛灵思）、Altera（阿尔特拉）、Lattice（莱迪思半导体）的营业收入变化情况具体如下：

单位：亿元、亿美元

序号	公司名称	业务板块	2025年度		2024年度		2023年度
			营业收入	同比变动	营业收入	同比变动	营业收入
1	AMD	Embedded segment	34.54	-2.90%	35.57	-33.15%	53.21
2	Altera (阿尔特拉)		未披露	/	15.44	-46.37%	28.79
3	Lattice (莱迪思半导体)		5.23	2.72%	5.09	-30.90%	7.37
平均值			19.89	-0.09%	18.70	-36.81%	29.79

序号	公司名称	业务板块	2025年度		2024年度		2023年度
			营业收入	同比变动	营业收入	同比变动	营业收入
	发行人		5.20	-20.22%	6.52	-6.99%	7.01

注：1、AMD 的 Embedded segment 业务板块收入主要包含原 Xilinx（赛灵思）相关业务收入；

2、2023 年度、2024 年度 Altera（阿尔特拉）营业收入数据来源于其母公司 Intel（NasdaqGS:INTC）年报及公告，2025 年 9 月，Intel 将 Altera（阿尔特拉）的 51% 股权出售，交易完成后 Intel 不再于年报中披露 Altera（阿尔特拉）营业收入数据；

3、美股可比公司年报截止日期不同于自然年度，2023 年度、2024 年度、2025 年度，AMD 财年截止日为各年度 12 月 31 日；Lattice（莱迪思半导体）财年截止日分别为 2023 年 12 月 30 日、2024 年 12 月 28 日、2026 年 1 月 3 日。

由上表可知，2024 年境外可比公司与公司的营业收入变动趋势基本一致；2025 年公司营业收入恢复节奏相对海外龙头企业偏缓，但年内已实现连续三个季度环比增长，2026 年第一季度实现营业收入同比增长 77.46% 和归属于上市公司股东的净利润亏损同比收窄 32.43%，公司业绩恢复趋势逐渐显著。综上，公司的业绩变动情况主要系受行业周期性调整和终端客户需求波动影响，与可比公司不存在重大差异。

二、公司研发费用构成及变动情况，目前已形成和预计形成的研发成果情况，研发费用和研发项目进展阶段是否匹配，与同行业可比公司是否存在重大差异

（一）公司研发费用构成及变动情况

报告期内，公司的研发费用构成明细如下：

单位：万元

项目	2025 年度		2024 年度		2023 年度	
	金额	比例	金额	比例	金额	比例
职工薪酬	25,266.34	73.25%	26,453.59	72.77%	23,757.39	61.84%
研发工程费	4,781.49	13.86%	6,833.27	18.80%	7,345.20	19.12%
长期资产折旧及摊销	3,386.20	9.82%	4,358.89	11.99%	4,655.40	12.12%
办公费用	727.30	2.11%	670.76	1.85%	634.12	1.65%
租赁物业费	286.17	0.83%	221.31	0.61%	179.73	0.47%
股份支付	43.77	0.13%	-2,184.14	-6.01%	1,844.09	4.80%
合计	34,491.27	100.00%	36,353.67	100.00%	38,415.93	100.00%

报告期各期，公司研发费用分别为 38,415.93 万元、36,353.67 万元和 34,491.27 万元，研发费用率分别为 54.82%、55.77% 及 66.33%。报告期内，公司高度重视研发投

入，各年度研发费用始终保持在较高的水平，公司的研发费用主要由职工薪酬、研发工程费、长期资产折旧及摊销等构成。

公司计入研发费用的职工薪酬费用主要为研发人员的工资、薪金及福利费等，2024 年度研发人员职工薪酬费用较 2023 年度增长，主要系公司研发人员的数量增加所致。

公司计入研发费用的研发工程费主要为模具费、研发过程中的材料费及低值易耗品、特许权使用费等。报告期内公司研发工程费逐年下降，主要为研发工程费中的模具费下降，主要系不同年度公司研发活动的重点工艺制程及研发周期不同阶段所对应的流片费用存在差异所致。

公司计入研发费用的长期资产折旧及摊销主要为公司作为承租人确认的使用权资产折旧，以及研发用固定资产、无形资产等长期资产的折旧与摊销。报告期内该项费用逐年下降，主要系公司前期购买的部分 IP 资产于 2023 年、2024 年陆续摊销完毕所致。

（二）目前已形成和预计形成的研发成果情况，研发费用和研发项目进展阶段匹配

1、公司主要研发项目已形成和预计形成的研发成果情况

公司主要研发项目的概况及已形成和预计形成的研发成果如下：

序号	项目名称	预计形成的研发成果	已形成的研发成果
1	低功耗 FPGA 芯片	研发低密度、低功耗 FPGA 芯片产品，包括新产品设计、封装型号拓展、测试良率与可靠性提升等工作	推出了 ELF、SWORDFISH 等系列的多款产品型号，申请国内发明专利 10 项，其中授权专利 1 项
2	高效率 FPGA 芯片	研发具备中等逻辑规模、支持丰富标准接口的 FPGA 芯片产品，包括新产品设计、封装型号拓展、国产供应链导入验证、测试良率与可靠性提升等工作	推出了 PHOENIX 系列的多款产品型号，申请国内发明专利 80 项，其中授权专利 33 项
3	高性能 FPGA 芯片	研发大规模高性能 FPGA 芯片产品，包括新产品设计、专用 EDA 软件升级、测试良率与可靠性提升、解决方案研发等工作	推出了 PHOENIX 系列的第二代，申请国内发明专利 79 项，其中授权专利 16 项
4	车规 FPGA 芯片	研发满足车规标准的多款 FPGA 芯片产品，包括车规标准流程与质量要求制定、车规产品研发、加严测试与良率提升等工作	推出了 4 款通过 AEC-Q100 测试的车规产品，申请国内发明专利 11 项，其中授权专利 2 项
5	高集成 FPSoC 芯片	研发集成高性能 CPU 与高灵活性	推出了 Dragon 系列的多款产

序号	项目名称	预计形成的研发成果	已形成的研发成果
		FPGA 的 FPSoC 芯片及完整软件工具链，包括新产品设计、软件工具链与解决方案开发、测试良率与可靠性提升等工作	品型号，申请国内发明专利 35 项，其中授权专利 4 项
6	新工艺设计平台技术研究	开展拓展工艺平台研究、新架构设计，并基于拓展工艺平台开展高性能 IP 适配设计验证、软件算法优化等工作	形成技术报告，申请国内发明专利 7 项，其中授权专利 1 项
7	高效率芯片升级技术研究	研发新一代高效率 FPGA 与 FPSoC 芯片升级技术，开展技术规格定义、新功能模块设计与验证、软件适配性设计等工作	形成技术报告，申请国内发明专利 7 项，其中授权专利 1 项

2、公司主要研发项目的研发费用和项目进展阶段匹配

报告期内，公司主要研发项目的各期费用结构、项目所处阶段、研发内容的具体情况如下：

单位：万元

序号	项目名称	2025 年度					2024 年度					2023 年度					报告期内合计研发投入
		研发费用	其中：职工薪酬	其中：研发工程费	其中：长期资产折旧及摊销	当期项目主要进展阶段	研发费用	其中：职工薪酬	其中：研发工程费	其中：长期资产折旧及摊销	当期项目主要进展阶段	研发费用	其中：职工薪酬	其中：研发工程费	其中：长期资产折旧及摊销	当期项目主要进展阶段	
1	低功耗 FPGA 芯片	3,452.95	2,422.01	708.11	224.91	验证阶段	3,323.59	1,958.51	1,295.14	160.25	开发阶段	1,919.15	1,249.95	435.84	120.46	开发阶段	8,695.68
2	高效率 FPGA 芯片	10,472.74	7,156.55	1,681.82	1,226.35	验证阶段	8,218.47	6,686.11	1,069.93	714.57	开发阶段	9,437.26	6,237.64	1,576.24	900.64	开发阶段	28,128.47
3	高性能 FPGA 芯片	8,117.58	6,257.52	967.97	665.22	验证阶段	8,024.92	5,973.82	760.67	1,449.07	开发阶段	8,034.25	3,324.83	2,976.05	1,248.66	开发阶段	24,176.75
4	车规 FPGA 芯片	779.30	412.51	306.90	43.77	验证阶段	4,602.67	2,774.67	1,467.33	549.95	验证阶段	4,812.41	3,397.99	583.76	541.00	开发阶段	10,194.39
5	高集成 FPSoC 芯片	3,851.98	2,977.26	420.46	333.39	验证阶段	11,757.70	8,645.12	2,239.53	1,458.03	开发阶段	13,405.95	8,866.35	1,752.65	1,801.06	开发阶段	29,015.63
6	新工艺设计平台技术研究	1,390.75	1,060.57	129.23	152.93	开发阶段	160.36	158.85	-	9.41	立项阶段	-	-	-	-	/	1,551.11
7	高效率芯片升级技术研究	6,425.97	4,979.93	567.01	739.62	开发阶段	268.19	259.09	0.08	17.61	立项阶段	-	-	-	-	/	6,694.17

注：上述主要研发项目均包含多个子项目，各子项目研发进度可能存在差异。为便于统一计算和列示，各期项目主要进展阶段指该项目在当年度累计耗时最长的研发阶段。

公司研发项目的开发过程主要分为立项阶段、开发阶段、验证阶段和上市阶段，各个阶段的主要研发内容、产出成果以及研发费用投入特点如下：

研发进展阶段	主要研发内容	产出成果	研发费用投入特点
立项阶段	首先，收集并分析客户与市场需求，转化为初步的产品规格需求；其次，评估目标应用场景对各类核心指标的要求；再次，完成从市场需求到芯片设计需求的技术转换，评估开发周期与成本风险；最终，确定产品需求、系统架构设计、技术规格等	产品需求规格初稿、可行性分析报告、产品概要设计文档、开发计划、质量目标	以人工投入为主
开发阶段	完成各模块设计及功能验证、准备软硬件协同验证环境、整体芯片集成及测试验证，准备 GDS 及封装文件，交付芯片流片	设计图纸、代码、GDS 及封装文件	以人工投入为主，增加研发工程费（流片、封装开模、材料费等）、长期资产折旧及摊销（IP、研发设备等）
验证阶段	完成芯片的功能、性能、可靠性测试、试生产测试，验证配套 EDA 软件工具，完成产品交付包准备。	各类测试分析报告、产品数据手册、用户手册、开发指南	以人工投入为主，通常情况下研发工程费（测试费、材料费等）、长期资产折旧及摊销（IP、研发设备等）开始减少
上市阶段	支持和服务客户侧的产品导入过程；管控生产质量，向客户交付可靠的产品包	完整产品交付包（产品数据手册、测试报告、解决方案文档等）、验收评审记录	以人工投入为主

注：立项阶段包括立项规划阶段、可行性分析阶段和计划阶段。

上述阶段中，立项阶段核心工作为产品需求定义与分解、架构评估和整体研发设计规划，该阶段高度依赖资深研发人员的专业能力与经验，因此研发投入以人工投入为主。

开发阶段系从方案设计到实物验证的关键环节，主要开展模块设计与验证、集成设计与验证等工作，完成整体芯片设计并实现流片交付，同时开展产品配套专用 EDA 软件研发工作。该阶段研发投入以人工投入为主，同时由于需完成流片等工作，研发工程费中的模具费投入较高，长期资产折旧及摊销与研发工程费占比显著提升。

验证阶段是从首版芯片回片到量产测试完成的环节，核心工作是开展大量芯片测试、失效分析，并根据测试分析结果按需开展芯片改版设计与流片。该阶段研发投入以人工投入为主，同时因该阶段主要进行测试分析工作，仅辅以一定的改版设计与流片等工作，研发工程费中的测试费投入提升、模具费投入下降，长期资产折旧及摊销

与研发工程费占比相较于开发阶段占比下降。

上市阶段主要展开技术文档整理、补充测试及项目评审等工作，研发投入以人工投入为主，部分情况下会因补充测试的需要涉及少量研发工程费投入。

报告期内，由于车规 FPGA 芯片对产品可靠性要求较高，因此公司在验证阶段开展了覆盖更多维度、更高标准的测试验证工作，导致该项目验证阶段研发工程费中的测试费金额及占比较开发阶段有所上升；此外，该项目 2024 年度主要处于验证阶段，但由于开发阶段的部分流片工作于 2024 年年初开展，因此当年度研发费用包含部分开发阶段支出，综合上述原因，车规 FPGA 芯片项目验证阶段研发费用结构与公司其他研发项目在验证阶段的存在合理差异。除车规 FPGA 芯片项目外，公司其他主要研发项目各阶段平均费用结构整体变化情况与研发项目不同阶段的费用投入特点相符，具体如下：

项目	其中：职工薪酬	其中：研发工程费	其中：长期资产折旧及摊销
立项阶段	97.52%	0.02%	6.30%
开发阶段	68.25%	17.44%	12.10%
验证阶段	72.65%	14.59%	9.46%

注：1、上表部分项目部分期间存在职工薪酬占比与研发工程费和长期资产折旧摊销占比之和大于 100%系当期研发费用中的股份支付费用为负所致；

2、上表数据未包含车规 FPGA 芯片项目。

由上表可知，除车规 FPGA 芯片项目外，公司其他主要研发项目研发费用构成于立项阶段以人工投入为主，开发阶段研发工程和长期资产折旧及摊销占比出现明显提升，验证阶段研发工程和长期资产折旧及摊销占比出现下降。综上，公司主要研发项目的研发费用和项目进展阶段匹配。

（三）与同行业可比公司的差异情况

报告期内，公司与同行业可比公司研发费用率情况具体如下：

A 股公司名称	2025 年度	2024 年度	2023 年度
兆易创新	12.14%	15.26%	17.18%
寒武纪	20.79%	103.53%	157.53%
澜起科技	16.77%	20.98%	29.83%
景嘉微	59.39%	60.18%	46.44%

A 股公司名称	2025 年度	2024 年度	2023 年度
紫光国微	22.82%	22.22%	18.79%
复旦微电	30.70%	28.71%	28.58%
可比公司平均	20.10%	41.81%	49.73%
发行人	66.24%	55.77%	54.82%

注：数据来源为年度报告等公开资料。

由上表可见，报告期内公司研发费用率高于同行业可比公司，主要原因系：首先，公司主营业务为 FPGA、FPSoC 芯片和专用 EDA 软件等产品的研发、设计和销售，同行业可比公司中的兆易创新、寒武纪、澜起科技和景嘉微虽同为采用 Fabless 经营模式的芯片设计企业，但其主营业务均不涉及 FPGA 芯片相关业务，主要产品类型与公司存在较大差异，由于 FPGA 芯片具有硬件现场可编程、需配套开发专用 EDA 软件、持续积累专用 IP 核等特点，公司的研发投入特点与上述同行业可比公司存在差异；其次，公司 FPGA 产品主要应用于网络通信、工业应用、新能源与汽车电子、数据中心等民用领域，同行业可比公司复旦微电和紫光国微 FPGA 产品主要应用于高可靠、特种等特定领域，与公司产品的下游应用领域存在较大差异，相应的技术路线、技术侧重点和研发投入特点存在差异；再次，公司作为国内 FPGA 行业领先的芯片设计公司，长期以来高度重视技术创新和研发投入，不断拓宽芯片产品矩阵，持续保持高水平研发投入；最后，公司报告期内营业收入的总体规模相较于同行业可比公司处于中等偏低水平，因此报告期内研发费用占营业收入的比例相对较高。

综上，报告期内公司研发费用率高于同行业可比公司具有合理性。

三、2025 年公司存货跌价准备大幅增加的原因，是否存在主要产品滞销或库龄较长的情形，并结合存货的构成、库龄变化、期后结转、同行业可比公司情况等，说明公司存货跌价准备计提的充分性

（一）2025 年公司存货跌价准备大幅增加的原因，是否存在主要产品滞销或库龄较长的情形

报告期各期末，按组合计提跌价准备的存货情况如下：

单位：万元

组合	2025年12月31日		
	账面余额	跌价准备	计提比例(%)
单项计提	9,930.02	5,045.13	50.81
库龄组合	55,194.59	8,172.95	14.81
合计	65,124.60	13,218.08	20.30
组合	2024年12月31日		
	账面余额	跌价准备	计提比例(%)
单项计提	-	-	-
库龄组合	63,150.87	6,498.37	10.29
合计	63,150.87	6,498.37	10.29
组合	2023年12月31日		
	账面余额	跌价准备	计提比例(%)
单项计提	375.84	6.59	1.75
库龄组合	79,304.26	3,392.71	4.28
合计	79,680.10	3,399.30	4.27

2025年末，公司存货跌价准备余额13,218.08万元，较2024年末增长103.41%，其中库龄组合下存货跌价准备余额8,172.95万元，较2024年增长25.77%，单项计提存货跌价准备余额5,045.13万元。2025年公司存货跌价准备增加的原因主要系：

首先，由于公司所处行业周期性调整和终端客户需求波动，导致公司存货周转率下降、1年以上库龄且不存在生产领用的存货增加，库龄组合下存货跌价准备较2024年增加1,674.58万元，主要系由于下游需求恢复节奏相对平缓，部分2024年为保证供应链稳定和安全库存而提前采购的原材料消耗不及预期，导致库龄1年以上的原材料账面余额及占比上升，相应库龄组合下计提存货跌价准备增加1,542.53万元。公司各期末存货库龄情况如下：

单位：万元

项目	2025年末		2024年末		2023年末	
	金额	比例	金额	比例	金额	比例
1年以内	31,403.45	48.22%	42,343.83	67.05%	59,266.92	74.38%
1-2年	23,049.26	35.40%	14,419.39	22.83%	17,676.02	22.18%
2年以上	10,671.89	16.39%	6,387.64	10.11%	2,737.16	3.44%

项目	2025 年末		2024 年末		2023 年末	
	金额	比例	金额	比例	金额	比例
合计	65,124.60	100.00%	63,150.87	100.00%	79,680.10	100.00%

其次，2025 年末，公司单项计提存货跌价准备 5,045.13 万元，计提减值的范围系 2024 年至 2025 年出现换货情况且存货周转不佳的部分 PHOENIX 系列型号的全部账面存货（包括换货退回的部分及未销售的在库部分）。上述产品换货原因主要系终端客户反馈其不良率偏高，经过公司自查，系供应商生产工艺存在偏差造成，为规避潜在质量风险以及维护客户关系，经与客户协商后，公司主动召回已销售的相关型号产品。召回的产品换回后，公司进行复测，复测由测试厂进行，通过测试的产品与全新产品性能不存在差异，将重新入库，测试不良的产品将报废处理。

鉴于上述产品因曾发生大额换货而可能存在除库龄因素以外的其他风险，按照公司会计政策，库龄组合下计提存货跌价准备相对不充分，基于谨慎性考虑，公司综合考虑其市场需求、销售前景、2025 年度存货周转不佳等因素，依照期后销售预期对相关存货重新计算其可变现净值，根据存货可变现净值与账面成本孰低原则，对 2025 年期末相关型号存货单项计提跌价准备，相关型号存货合计账面余额 9,930.02 万元，单项计提存货跌价准备 5,045.13 万元，占期末相关型号存货账面余额的比例为 50.81%。其中，针对换回入库后存在客户采购意向的相关型号存货单项计提 50% 存货跌价准备，暂未获取客户采购意向的相关型号存货单项计提 100% 存货跌价准备，计提比例系根据客户的采购意向与库存数量综合计算得出。

对于不涉及此次换货事件的 PHOENIX 系列其他型号的账面存货，鉴于其不存在因大额换货导致的其他风险，按照公司会计政策，库龄组合下计提存货跌价准备已充分，公司未对其单项计提存货跌价准备。整体看，2025 年末，PHOENIX 系列存货账面余额 17,780.77 万元，计提存货跌价准备 9,285.43 万元，计提比例 52.22%。其中，按库龄组合计提部分账面余额 7,850.75 万元，计提存货跌价准备 4,240.30 万元，计提比例 54.01%；单项计提部分账面余额 9,930.02 万元，计提存货跌价准备 5,045.13 万元，计提比例 50.81%。

综上，2025 年末公司存货跌价准备大幅增加的原因主要系公司 1 年以上库龄存货增加和公司针对偶发情况导致的换货回库事件单项计提跌价准备所致，公司不存在主

要产品滞销或库龄较长的情形。

(二) 结合存货的构成、库龄变化、期后结转、同行业可比公司情况等，说明公司存货跌价准备计提的充分性

1、公司存货的构成情况

报告期各期末，公司存货构成及存货跌价准备计提情况具体如下：

单位：万元

项目	2025年12月31日			
	账面余额	跌价准备	账面价值	占存货的比例
原材料	35,428.00	2,228.31	33,199.69	63.96%
半成品	2,765.63	-	2,765.63	5.33%
产成品	26,844.97	10,989.76	15,855.20	30.55%
合同履约成本	0.02	-	0.02	0.00%
发出商品	85.99	-	85.99	0.17%
合计	65,124.60	13,218.08	51,906.53	100.00%
项目	2024年12月31日			
	账面余额	跌价准备	账面价值	占存货的比例
原材料	36,724.86	685.79	36,039.07	63.61%
半成品	828.37	-	828.37	1.46%
产成品	24,790.94	5,812.58	18,978.36	33.50%
合同履约成本	-	-	-	-
发出商品	806.70	-	806.70	1.42%
合计	63,150.87	6,498.37	56,652.50	100.00%
项目	2023年12月31日			
	账面余额	跌价准备	账面价值	占存货的比例
原材料	45,153.52	95.11	45,058.41	59.07%
半成品	1,668.85	-	1,668.85	2.19%
产成品	32,512.83	3,304.19	29,208.64	38.29%
合同履约成本	213.08	-	213.08	0.28%
发出商品	131.81	-	131.81	0.17%
合计	79,680.10	3,399.30	76,280.80	100.00%

报告期各期末，公司存货由原材料、产成品、半成品、发出商品、合同履约成本

构成，各类存货构成稳定。公司生产经营主要采用 Fabless 模式，将晶圆制造及封装测试服务外包给代工厂。公司原材料主要为晶圆，完成封装后的芯片为半成品，完成测试后的芯片为产成品，合同履行成本主要为公司提供技术服务过程中发生的各项成本支出。其中原材料、产成品占存货比重较高，主要系晶圆是包含电路图设计的定制化产品，采购周期较长，且受采购时晶圆供应商产能利用率波动影响，为应对上游原材料价格波动、保障供应链稳定性，公司需保持合理、安全的原材料库存；同时为快速响应下游终端客户订单需求、满足新产品备货要求并缩短交付周期，公司提前形成一定规模的产成品库存；叠加报告期内所处行业市场规模下滑和终端客户需求波动，原材料及产成品的周转不及预期，推高了部分长库龄原材料、产成品在存货中的占比。2024 年末，公司存货账面余额较 2023 年末下降 20.74%，主要系 2024 年 FPGA 市场呈现集中度较高的态势，市场竞争加剧，公司采取降低采购规模且加大去库存化力度等措施所致。2025 年末，各类原材料期末账面余额及占比较 2024 年保持稳定。总体而言，报告期各期末，公司存货账面余额呈先下降后趋于稳定的趋势，但计提存货跌价准备金额逐年上升，不存在存货跌价准备计提不充分的情况。

2、公司存货的库龄变化情况

报告期各期末，公司存货库龄分布情况具体如下：

单位：万元

项目	截至 2025 年末账面余额	2025 年 12 月 31 日					
		1 年以内		1-2 年		2 年以上	
		金额	占比	金额	占比	金额	占比
原材料	35,428.00	15,776.32	24.22%	17,505.63	26.88%	2,146.04	3.30%
半成品	2,765.63	2,765.23	4.25%	0.40	0.00%	-	/
产成品	26,844.97	12,775.89	19.62%	5,543.23	8.51%	8,525.85	13.09%
合同履行成本	0.02	0.02	0.00%	-	/	-	/
发出商品	85.99	85.99	0.13%	-	/	-	/
合计	65,124.60	31,403.45	48.22%	23,049.26	35.40%	10,671.89	16.39%
项目	截至 2024 年末账面余额	2024 年 12 月 31 日					
		1 年以内		1-2 年		2 年以上	
		金额	占比	金额	占比	金额	占比
原材料	36,724.86	33,521.15	53.08%	2,517.92	3.99%	685.79	1.09%
半成品	828.37	828.37	1.31%	-	/	-	/

产成品	24,790.94	7,187.61	11.38%	11,901.47	18.85%	5,701.86	9.03%
合同履约成本	-	-	/	-	/	-	/
发出商品	806.70	806.70	1.28%	-	/	-	/
合计	63,150.87	42,343.83	67.05%	14,419.39	22.83%	6,387.64	10.11%
项目	截至 2023 年末账面余额	2023 年 12 月 31 日					
		1 年以内		1-2 年		2 年以上	
		金额	占比	金额	占比	金额	占比
原材料	45,153.52	41,694.30	52.33%	3,365.96	4.22%	93.25	0.12%
半成品	1,668.85	1,668.85	2.09%	-	/	-	/
产成品	32,512.83	15,558.88	19.53%	14,310.05	17.96%	2,643.90	3.32%
合同履约成本	213.08	213.08	0.27%	-	/	-	/
发出商品	131.81	131.81	0.17%	-	/	-	/
合计	79,680.10	59,266.92	74.38%	17,676.02	22.18%	2,737.16	3.44%

报告期各期末，公司库龄 1 年以内的存货账面余额占比分别为 74.38%、67.05%和 48.22%，呈持续下降趋势。2024 年，公司库龄 1 年以内的存货账面余额占比下降，主要系基于 2024 年市场需求低迷、以前年度备货充分等因素，公司 2024 年度原材料采购量较上年大幅减少，公司总体采购金额从 2023 年度的 67,021.86 万元下降至 2024 年度的 29,456.08 万元，下降幅度达 56.05%，由此导致 1 年以内存货账面余额及占比均较上年有所下降；同时受公司所处行业市场规模下滑和终端客户需求波动影响，库龄 2 年以上的存货账面余额占比有所上升。2025 年，公司库龄 1 年以内的存货账面余额占比下降，主要系当期库龄 1 年以内的原材料账面余额减少和库龄 1 年以上的原材料账面余额上升所致。2025 年，公司结合下游需求恢复节奏，合理优化并适当调整原材料备货计划，当期公司库龄 1 年以内原材料消耗情况较好，导致库龄 1 年以内的原材料账面余额及占比下降；同时由于下游需求恢复节奏相对平缓，部分 2024 年为保证供应链稳定和安全库存而提前采购的原材料消耗不及预期，导致库龄 1 年以上的原材料账面余额及占比上升。整体而言，报告期各期末，公司库龄 2 年以上的存货占比逐年提升，但比例相对健康。

其中，报告期内，公司库龄组合下存货跌价准备的计算方法如下：

库龄	存货跌价准备的计算方法
1 年以内	对于库龄在 1 年以内的原材料、半成品和产成品一般不计提存货跌价准备

库龄	存货跌价准备的计算方法
1-2年	对于库龄在 1-2 年的原材料和半成品，如本期存在生产领用则不计提存货跌价准备，如本期未发生生产领用则计提 50%存货跌价准备；对于库龄在 1-2 年的产成品，如本期存在销售出库则不计提存货跌价准备，如本期未发生销售出库则计提 50%存货跌价准备
2年以上	对于库龄在 2 年以上的原材料、半成品和产成品计提 100%存货跌价准备

报告期各期末，公司计提的存货跌价准备按库龄划分的情况如下：

单位：万元

项目	2025年12月31日								
	1年以内			1-2年			2年以上		
	账面余额	跌价准备	计提比例	账面余额	跌价准备	计提比例	账面余额	跌价准备	计提比例
原材料	15,776.32	-	0.00%	17,505.63	82.27	0.46%	2,146.04	2,146.04	100.00%
半成品	2,765.23	-	0.00%	0.40	-	/	-	-	/
产成品	12,775.89	1,800.49	14.09%	5,543.23	1,876.44	33.85%	8,525.85	7,312.83	85.77%
合同履约成本	0.02	-	0.00%	-	-	/	-	-	/
发出商品	85.99	-	0.00%	-	-	/	-	-	/
合计	31,403.45	1,800.49	5.73%	23,049.26	1,958.71	8.50%	10,671.89	9,458.88	88.63%
项目	2024年12月31日								
	1年以内			1-2年			2年以上		
	账面余额	跌价准备	计提比例	账面余额	跌价准备	计提比例	账面余额	跌价准备	计提比例
原材料	33,521.15	-	0.00%	2,517.92	-	0.00%	685.79	685.79	100.00%
半成品	828.37	-	0.00%	-	-	/	-	-	/
产成品	7,187.61	-	0.00%	11,901.47	110.73	0.93%	5,701.86	5,701.86	100.00%
合同履约成本	-	-	0.00%	-	-	/	-	-	/
发出商品	806.70	-	0.00%	-	-	/	-	-	/
合计	42,343.83	-	0.00%	14,419.39	110.73	0.77%	6,387.64	6,387.64	100.00%
项目	2023年12月31日								
	1年以内			1-2年			2年以上		
	账面余额	跌价准备	计提比例	账面余额	跌价准备	计提比例	账面余额	跌价准备	计提比例
原材料	41,694.30	-	0.00%	3,365.96	1.86	0.06%	93.25	93.25	100.00%
半成品	1,668.85	-	0.00%	-	-	/	-	-	/
产成品	15,558.88	1.53	0.01%	14,310.05	658.76	4.60%	2,643.90	2,643.90	100.00%
合同履约成本	213.08	-	0.00%	-	-	/	-	-	/
发出商品	131.81	-	0.00%	-	-	/	-	-	/

合计	59,266.93	1.53	0.00%	17,676.02	660.62	3.74%	2,737.16	2,737.16	100.00%
----	-----------	------	-------	-----------	--------	-------	----------	----------	---------

报告期各期末，在库龄组合下，公司严格按照会计政策计提存货跌价准备，不存在存货跌价准备计提不充分的情况；此外，鉴于部分 PHOENIX 系列型号产品因曾发生大额换货而可能存在除库龄因素以外的其他风险，基于谨慎性考虑，公司综合考虑其市场需求、销售前景、2025 年度存货周转不佳等因素，对 2024 年至 2025 年出现换货情况且存货周转不佳的部分 PHOENIX 系列型号的全部账面存货（包括换货退回的部分及未销售的在库部分）单项计提跌价准备 5,045.13 万元，占期末相关型号存货账面余额的比例为 50.81%。其中，针对换回入库后存在客户采购意向的相关型号存货单项计提 50% 存货跌价准备，暂未获取客户采购意向的相关型号存货单项计提 100% 存货跌价准备，计提比例系根据客户的采购意向与库存数量综合计算得出。

综上，报告期各期末，公司的存货跌价准备计提充分、合理、谨慎，符合相关会计政策和企业会计准则相关规定。

3、公司存货的期后结转/销售情况

报告期各期末，公司各类存货期后结转/销售情况如下：

单位：万元

期间	项目	账面余额	期后结转/销售额	期后结转/销售率
2025 年 12 月 31 日	原材料	35,428.00	9,497.39	26.81%
	半成品	2,765.63	2,744.46	99.23%
	产成品	26,844.97	9,657.38	35.97%
	合同履约成本	0.02	-	0.00%
	发出商品	85.99	85.99	100.00%
	合计	65,124.60	21,985.22	33.76%
2024 年 12 月 31 日	原材料	36,724.86	17,073.18	46.49%
	半成品	828.37	827.97	99.95%
	产成品	24,790.94	13,714.81	55.32%
	合同履约成本	-	-	/
	发出商品	806.70	806.70	100.00%
	合计	63,150.87	32,422.66	51.34%
2023 年 12 月 31 日	原材料	45,153.52	41,949.81	92.90%
	半成品	1,668.85	1,668.85	100.00%

期间	项目	账面余额	期后结转/销售额	期后结转/销售率
	产成品	32,512.83	22,804.45	70.14%
	合同履行成本	213.08	213.08	100.00%
	发出商品	131.81	131.81	100.00%
	合计	79,680.10	66,768.01	83.80%

注：2023 年末及 2024 年末存货余额期后结转率统计至期后 1 年，2025 年末存货余额统计至 2026 年 3 月末。

截至各期期后截止日，公司存货的期后结转/销售的比例分别为 83.80%、51.34% 和 33.76%。其中 2025 年末存货由于距期后截止日时间较短，导致各项存货期后结转比例相对较低，具有合理性；2024 年末存货期后结转比例较 2023 年末存货下降，主要系原材料、产成品期后结转比例下降，其中原材料期后结转比例下降主要系公司 2025 年主要消化现有长库龄成品库存和领用当年采购的原材料，导致 2024 年末存货中的原材料消耗情况未达预期；产成品期后结转比例下降主要系 2025 年下游网络通信领域终端客户需求恢复节奏相对平缓，尽管下半年下游需求复苏趋势逐步明朗，全年整体需求恢复力度不及公司年初预期，导致公司产成品出货情况不及预期所致。整体而言，2023 年末和 2024 年末，公司存货期后结转情况良好，公司计提存货跌价准备金额逐年上升，不存在存货跌价准备计提不充分的情况。

4、与同行业可比公司的差异情况

报告期内，公司与同行业可比公司存货跌价计提比例情况具体如下：

A 股公司名称	2025 年末	2024 年末	2023 年末
兆易创新	8.89%	13.71%	14.74%
寒武纪	7.30%	13.21%	71.16%
澜起科技	17.85%	41.98%	32.19%
景嘉微	21.19%	13.12%	8.93%
紫光国微	2.66%	5.99%	4.67%
复旦微电	23.19%	12.12%	8.28%
可比公司平均	13.52%	16.69%	23.33%
可比公司剔除异常值平均	13.52%	11.63%	7.29%
发行人	20.30%	10.29%	4.27%

注：1、数据来源为年度报告等公开资料；

2、2023年，可比公司剔除兆易创新、寒武纪、澜起科技数据；2024年，可比公司剔除澜起科技数据。

由上表可见，与同行业可比公司平均比例相比，2023年末公司存货跌价准备计提比例略低于同行业平均水平，主要系兆易创新2023年因半导体行业仍面临需求复苏缓慢的严峻考验，存货周转率下降，同时行业竞争激烈，公司产品销售价格大幅下降，导致其当年度存货跌价准备计提比例较高；寒武纪2023年因其边缘产品线产品下游客户需求发生变化，销售不及预期，进而使得边缘产品线的库龄变长，导致其当年度存货跌价准备计提比例较高；澜起科技2023年由于互连类芯片与津逮®CPU芯片的原材料成本占比高且生产周期较长，存在技术更新和产品过时的风险，其对截至2023年12月31日的相关存货计提存货跌价准备金额较大，导致其当年度存货跌价准备计提比例较高。若剔除上述可比公司数据，可比公司2023年末存货跌价计提平均比例为7.29%，略高于公司，主要系公司与可比公司主要产品类型和下游应用领域存在较大差异所致，具有合理性。

2024年末公司存货跌价准备计提比例略低于同行业平均水平，主要系澜起科技2024年受与2023年度相同因素影响，导致其当年末存货跌价准备计提比例较高。若剔除上述可比公司数据，可比公司2024年末存货跌价计提平均比例为11.63%，与公司存货跌价计提比例不存在明显差异。

2025年末公司存货跌价准备计提比例略高于同行业平均水平，主要系公司1年以上库龄存货增加和公司针对偶发情况导致的换货回库事件单项计提跌价准备所致。

整体而言，2023年末和2024年末，公司存货跌价计提比例与可比公司剔除异常值平均水平不存在重大差异；2025年末，公司存货跌价计提比例高于可比公司平均值，公司不存在存货跌价准备计提不充分的情况。

5、公司存货跌价准备计提充分

(1) 报告期内公司存货跌价准备计提的会计政策

报告期内，公司存货跌价准备计提政策均按照资产负债表日成本与可变现净值孰低原则计量，且报告期内政策保持一致。公司按照组合计提存货跌价准备的，组合类别及确定依据以及不同类别存货可变现净值的确定依据如下：

存货组合类别	组合的确定依据	可变现净值的确定依据
库龄组合	库龄	基于库龄确定存货可变现净值
单项计提	单项	存货的估计售价减去至完工时估计将要发生的成本、估计的销售费用以及相关税费后的金额

库龄组合下存货跌价准备的计算方法如下：

库龄	存货跌价准备的计算方法
1年以内	对于库龄在1年以内的原材料、半成品和产成品一般不计提存货跌价准备
1-2年	对于库龄在1-2年的原材料和半成品，如本期存在生产领用则不计提存货跌价准备，如本期未发生生产领用则计提50%存货跌价准备；对于库龄在1-2年的产成品，如本期存在销售出库则不计提存货跌价准备，如本期未发生销售出库则计提50%存货跌价准备
2年以上	对于库龄在2年以上的原材料、半成品和产成品计提100%存货跌价准备

除考虑库龄因素以外，各类存货如存在明显的滞销迹象，公司将综合判断分析相应计提特别跌价准备。

计提存货跌价准备后，如果以前减记存货价值的影响因素已经消失，导致存货的可变现净值高于其账面价值的，在原已计提的存货跌价准备金额内予以转回，转回的金额计入当期损益。

（2）报告期内公司计提存货跌价准备的情况

报告期内，公司已按照既定的存货跌价计提政策对存货计提了相应的跌价准备。

对于库龄组合存货跌价，公司依照会计政策，依照库龄、生产领用情况和存货类别计提存货跌价准备，计提充分、合理、谨慎，符合企业会计准则相关规定。

对于单项计提存货跌价，针对2024年至2025年出现换货情况且存货周转不佳的部分PHOENIX系列型号的全部账面存货（包括换货退回的部分及未销售的在库部分），鉴于上述产品因曾发生大额换货而可能存在除库龄因素以外的其他风险，基于谨慎性考虑，公司综合考虑其市场需求、销售前景、2025年度存货周转不佳等因素，对2025年期末相关型号存货单项计提跌价准备5,045.13万元，计提比例为50.81%，计提充分、合理、谨慎，符合企业会计准则相关规定。

综上所述，公司已充分考虑了各期末存货构成、库龄、偶发情况等因素对存货跌

价准备计提所产生的具体影响，且存货跌价准备计提准备与可比公司剔除异常值平均水平不存在重大差异，公司各期末存货跌价准备计提充分。

四、结合经营活动现金流情况及可自由支配资金余额等情况，说明公司是否存在经营及偿债风险以及公司采取的应对措施

（一）公司经营活动现金流情况及可自由支配资金余额等情况

1、公司经营活动现金流情况

报告期各期，发行人经营活动产生的现金流量净额分别为-19,334.70 万元、-6,193.53 万元、-12,858.59 万元，具体情况如下：

单位：万元

项目	2025 年度	2024 年度	2023 年度
销售商品、提供劳务收到的现金	50,760.60	54,543.09	81,605.80
收到的税费返还	-	51.24	898.03
收到其他与经营活动有关的现金	2,135.13	3,406.34	4,927.45
经营活动现金流入小计	52,895.73	58,000.68	87,431.28
购买商品、接受劳务支付的现金	24,977.49	22,169.60	66,520.02
支付给职工以及为职工支付的现金	30,868.98	32,252.68	29,335.37
支付的各项税费	1,110.90	289.11	683.23
支付其他与经营活动有关的现金	8,796.94	9,482.81	10,227.37
经营活动现金流出小计	65,754.31	64,194.21	106,765.99
经营活动产生的现金流量净额	-12,858.59	-6,193.53	-19,334.70

销售商品、提供劳务收到的现金为公司经营活动现金流入的主要来源，占各期经营活动现金流入比重分别为 93.34%、94.04%、95.96%。经营活动现金流出主要包括支付给职工以及为职工支付的现金、购买商品、接受劳务支付的现金和支付其他与经营活动有关的现金。2024 年度公司经营活动产生的现金流量净额较上年增加，主要系供应链稳定且库存储备较为充足，备货量及支付上游供应链货款相比上年同期下降，导致经营活动现金流出金额下降所致。2025 年度公司经营活动产生的现金流量净额较上年下降，主要系当期营业收入下滑，导致销售商品、提供劳务收到的现金较上年度下降所致。

2、公司可自由支配资金余额情况

报告期各期末，发行人可自由支配资金余额情况如下：

单位：万元

项目	计算公式	2025年12月31日
货币资金	①	6,460.73
交易性金融资产	②	31,140.10
使用受限的货币资金	③	-
可自由支配资金余额	④=①+②-③	37,600.83

截至 2025 年 12 月 31 日，发行人可自由支配资金余额为 37,600.83 万元。

3、银行授信额度情况

截至 2025 年 12 月 31 日，发行人已签署授信协议的银行授信额度为 3 亿元，其中尚未使用的银行授信额度为 2.72 亿元，额度充足。

（二）公司经营及偿债风险情况

报告期各期，发行人平均每年经营活动产生的现金流量净额为-12,795.61 万元。截至 2025 年 12 月 31 日，发行人可自由支配资金余额为 3.76 亿元，且存在 2.72 亿元未使用的银行授信额度，合计为 6.48 亿元，为平均每年经营活动产生的现金流量净额绝对值的 5.06 倍，覆盖倍数较高，整体看公司资金储备可覆盖经营活动产生的现金流量净流出；其次，发行人 2025 年度、2026 年 1-3 月存货周转率分别为 0.46 次、0.59 次（已年化处理），应收账款周转率分别为 3.40 次、5.00 次（已年化处理），2026 年第一季度公司资产周转能力呈现改善趋势，流动性风险进一步降低；最后，随着 FPGA 行业逐步走出周期性调整低谷，迈入结构性需求驱动的复苏阶段，同时终端客户需求复苏趋势逐步明朗，公司 2025 年全年收入实现连续三个季度环比稳健增长，2026 年第一季度实现营业收入 16,556.08 万元，同比增长 77.46%，连续四个季度实现环比增长，归属于上市公司股东的净利润亏损同比收窄 32.43%，公司整体业绩呈现改善趋势，进一步助力降低经营风险。综上，发行人整体经营风险较低。

同时，截至 2025 年 12 月 31 日，发行人不存在银行借款，整体偿债风险较低。

（三）公司采取的应对措施

1、在客户开发阶段，发行人通过多种手段了解并评估客户情况，包括但不限于通过公众信息、媒体等获取客户信息，同时对客户业务模式进行判断，以此确认其授信情况，从源头把控回款风险，助力改善经营现金流。

2、发行人持续完善存货管理体系，结合市场需求及安全库存要求合理规划备货，稳步提升存货周转效率，规避库存积压，加快资金回笼，缓解经营现金流压力。

3、发行人财务部门在销售部门的配合下对客户的账期及应收账款进行管理，制定并执行严格的应收账款管理及催收措施，持续跟踪重点客户信用状况，加强长账龄应收账款的管控政策。根据客户授信情况，发行人提前与客户沟通付款事宜。对逾期未付款的客户，销售部门持续追缴货款，必要时采取进一步措施。通过有效的应收账款管理，提升应收账款回款效率，加速资金回笼。

4、发行人持续强化内部运营管理，在成本控制与运营增效方面巩固既有成果，通过精细化预算管理与流程优化，压减各项运营现金流支出。

5、发行人长期与经营稳健、信用资质优良的多家大中型商业银行建立并维系稳定良好的合作关系，持续保持良好信贷合作基础及较高信用评级；通过合理维护并储备充足银行综合授信额度，夯实资金储备，应对潜在流动性压力及短期资金短缺风险。

6、发行人持续深耕技术研发迭代、市场拓展及客户资源开发等核心业务领域，不断强化自身核心竞争力与市场布局能力，经营基本面稳步向好、经营业绩逐渐改善。随着业务规模稳步扩容、优质客户合作深度持续加深，公司经营活动现金流情况预计得到改善，应对潜在资金短缺压力。

五、截至最近一期末公司持有的财务性投资情况，本次发行董事会决议日前六个月至今新投入和拟投入的财务性投资

（一）截至最近一期末公司持有的财务性投资情况

截至 2025 年 12 月 31 日，公司合并资产负债表中，可能与财务性投资相关的财务报表科目如下：

单位：万元

科目	账面价值	主要构成内容	是否财务性投资	财务性投资金额
交易性金融资产	31,140.10	保本浮动收益型结构性存款	否	-
预付款项	1,352.57	预付供应商货款	否	-
其他应收款	954.11	其他往来款组合、押金组合	否	-
其他流动资产	241.68	待抵扣进项税、待摊费用	否	-
财务性投资总额				-

1、交易性金融资产

截至 2025 年 12 月 31 日，发行人交易性金融资产为 31,140.10 万元，全部为保本浮动收益型结构性存款，具有持有期限短、收益稳定、风险低的特点，同时其持有目的不是为获得投资收益而是对短期闲置资金进行现金管理，因此不认定为财务性投资，具体情况如下：

单位：万元

类型	购买银行	利率区间	起息日	到期日	期末本金余额	2025 年公允价值变动
结构性存款	浦发银行	0.70%-1.90%	2025/10/13	2026/1/13	2,700.00	7.51
结构性存款	浦发银行	0.70%-1.90%	2025/11/3	2026/2/3	3,500.00	7.20
结构性存款	招商银行	1.00%-1.70%	2025/11/6	2026/2/3	2,500.00	5.09
结构性存款	民生银行	1.00%-1.68%	2025/11/13	2026/2/12	3,000.00	5.29
结构性存款	中信银行	1.00%-1.70%	2025/11/22	2026/2/24	2,000.00	2.88
结构性存款	浦发银行	0.70%-1.90%	2025/11/24	2026/2/24	1,000.00	1.30
结构性存款	浦发银行	0.70%-1.90%	2025/12/8	2026/3/9	2,700.00	2.34
结构性存款	招商银行	1.00%-1.65%	2025/12/10	2026/2/10	3,000.00	2.40
结构性存款	民生银行	1.00%-1.78%	2025/12/12	2026/3/16	3,000.00	2.28
结构性存款	中信银行	1.00%-1.68%	2025/12/13	2026/3/13	3,000.00	2.09
结构性存款	浦发银行	0.70%-1.90%	2025/12/15	2026/3/16	2,700.00	1.56
结构性存款	宁波银行	1.00%-1.90%	2025/12/30	2026/4/1	2,000.00	0.16
合计						31,140.10

2、预付款项

截至 2025 年 12 月 31 日，发行人预付款项为 1,352.57 万元，全部为预付供应商货

款，不属于财务性投资。

3、其他应收款

截至 2025 年 12 月 31 日，发行人其他应收款为其他往来款组合、押金组合，不属于财务性投资。

4、其他流动资产

截至 2025 年 12 月 31 日，发行人其他流动资产为待抵扣进项税、待摊费用，不属于财务性投资。

(二) 本次发行董事会决议日前六个月至今新投入和拟投入的财务性投资

自本次发行相关董事会决议日（即 2026 年 1 月 23 日）前六个月起至本回复出具日，发行人已实施或拟实施的可能涉及财务性投资或类金融业务的对外投资情况如下：

1、投资类金融业务

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人不存在投资融资租赁、融资担保、商业保理、典当及小额贷款等类金融业务的情形，亦无拟投资类金融业务的计划。本次募集资金不存在直接或变相用于类金融业务的情形。

2、非金融企业投资金融业务

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人不存在对金融业务投资的情况。

3、与公司主营业务无关的股权投资

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人不存在与公司主营业务无关的股权投资。

4、投资或设立产业基金、并购基金

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人未有投资设立或拟投资设立产业基金的情况。

5、拆借资金

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人不存在拆借资金的情形。

6、委托贷款

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人不存在委托贷款的情形。

7、购买收益波动大且风险较高的金融产品

自本次发行相关董事会决议日前六个月起至本回复出具日，发行人购买的金融产品均为结构性存款，具有持有期限短、收益稳定、风险低的特点，同时其持有目的不是为获得投资收益而是对短期闲置资金进行现金管理。因此，发行人不存在购买收益波动大且风险较高的金融产品的情形。

综上所述，发行人自本次发行董事会决议日（2026年1月23日）前六个月起至本回复出具日，无实施或拟实施的财务性投资（包括类金融业务）。

六、请保荐机构和申报会计师进行核查并发表明确意见

（一）核查程序

针对上述问题，保荐机构执行了如下核查程序：

- 1、通过管理层访谈方式，了解公司报告期内业务情况及业绩变动的原因；
- 2、查阅 FPGA 及下游应用领域行业报告，了解报告期内行业概况和下游客户需求变化情况；
- 3、获取发行人报告期各期营业收入成本明细表、期间费用明细表及审计报告，分析发行人业绩波动的原因；
- 4、获取发行人报告期内的研发费用明细表，分析报告期内发行人研发费用的变动原因；
- 5、核查报告期主要研发项目研发内容、所处阶段、费用结构、预计形成的研发成果和已形成的研发成果，核查研发项目是否具有真实研发背景，研发费用和研发项目进展阶段的匹配性；
- 6、获取发行人报告期内存货明细及其库龄情况、存货结转情况，分析存货规模、存货库龄结构变化的原因；了解存货跌价计提政策，结合库龄、偶发性情况分析存货跌价准备计提是否充分；获取同行业可比公司的存货跌价准备计提等数据，分析发行

人存货跌价准备计提情况与同行业相比是否存在明显异常；

7、获取发行人报告期内的退换货明细；访谈公司管理层相关人员，了解退换货的背景及原因、会计处理方式等；

8、针对相关退换货产品未来潜在客户开展专项访谈，了解了双方的合作进展和相关产品的潜在销量；

9、查阅同行业可比公司的定期报告、财务报表/审计报告，分析发行人业绩变化、研发费用政策、研发费用金额及比率变动情况、存货跌价政策和存货跌价计提比例与同行业可比公司相比是否存在重大差异；

10、获取发行人报告期三年财务报表、三年审计报告、最近一期末交易性金融资产明细、银行授信明细及合同，了解公司授信额度的实际使用情况及尚未使用情况，分析判断经营及偿债风险；

11、获取发行人最近一期末交易性金融资产明细、预付款项明细、其他应收款明细、其他流动资产明细，检查与财务性投资相关的财务报表科目，判断公司期末是否存在财务性投资情况。

（二）核查结论

经核查，保荐机构认为：

1、报告期内，公司收入及利润连续下滑主要系公司所处行业市场规模下滑和终端客户需求波动导致下游终端客户采购量减少所致，与行业发展趋势一致，同时可通过产品划分、应用领域及主要客户变化情况反映，相关业绩波动原因真实、合理。2025年，FPGA行业逐步走出周期性调整低谷，迈入结构性需求驱动的复苏阶段，同时终端客户需求复苏趋势逐步明朗，公司2025年全年收入实现连续三个季度环比稳健增长，2026年第一季度实现营业收入16,556.08万元，同比增长77.46%，归属于上市公司股东的净利润亏损同比收窄32.43%，相关因素对公司业绩的影响不具有持续性；

2、报告期内，公司高度重视研发投入，各年度研发费用投入始终保持在较高的水平，公司的研发费用主要由职工薪酬、研发工程费、长期资产折旧及摊销等构成，研发费用构成变动主要系研发活动的重点工艺制程及周期不同等原因所致。同时公司主要研发项目均按照预期形成的研发成果，研发费用和研发项目进展阶段匹配，研发费

用率水平与同行业可比公司不存在重大差异；

3、2025 年末，公司存货跌价准备大幅增加的原因主要系公司 1 年以上库龄的存货增加和公司针对偶发情况导致的换货回库事件单项计提跌价准备所致，公司不存在主要产品滞销或库龄较长的情形；通过分析公司存货的构成、库龄变化、期后结转、同行业可比公司情况等，可知公司存货跌价准备计提的充分、合理；

4、发行人整体经营风险及偿债风险较低，已积极采取相应措施应对未来潜在资金短缺问题。

5、截至最近一期末发行人不存在持有财务性投资情况，本次发行董事会决议日前六个月至今不存在新投入和拟投入的财务性投资。

附：保荐机构关于发行人回复的总体意见

对本回复材料中的公司回复，本机构均已进行核查，确认并保证其真实、完整、准确。


（此页无正文，为《关于上海安路信息科技股份有限公司向特定对象发行股票申请文件的审核问询函的回复》之盖章页）



发行人董事长声明

本人已认真阅读《关于上海安路信息科技股份有限公司向特定对象发行股票申请文件的审核问询函的回复》的全部内容，本人承诺本问询回复不存在虚假记载、误导性陈述或重大遗漏，并对上述文件的真实性、准确性、完整性、及时性承担相应法律责任。

发行人董事长签名：



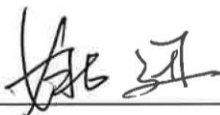
谢文录

上海安路信息科技股份有限公司

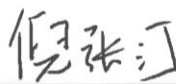


（此页无正文，为中国国际金融股份有限公司《关于上海安路信息科技股份有限公司向特定对象发行股票申请文件的审核问询函的回复》之签章页）

保荐代表人：



姚迅



倪张汀



保荐人法定代表人声明

本人已认真阅读《关于上海安路信息科技股份有限公司向特定对象发行股票申请文件的审核问询函的回复》的全部内容，了解本反馈回复涉及问题的核查过程、本公司的内核和风险控制流程，确认本公司按照勤勉尽责原则履行核查程序，本反馈回复不存在虚假记载、误导性陈述或重大遗漏，并对上述文件的真实性、准确性、完整性、及时性承担相应法律责任。

法定代表人：_____



陈亮

